

Luiz Antonio Schalata Pacheco

**DESENVOLVIMENTO DE SISTEMA DISTRIBUÍDO
MICROPROCESSADO PARA DIMINUIÇÃO DE TEMPO DE
TRANSITÓRIO DE BANCADAS DE ENSAIO DE
COMPRESSORES**

Documento submetido ao Programa de
Pós-graduação em Engenharia
Mecânica da Universidade Federal de
Santa Catarina como parte dos
requisitos para obtenção do título de
Mestre.

Orientador: Prof. Carlos Alberto
Flesch, Dr. Eng.

Coorientador: Prof. Roberto Alexandre
Dias, Dr. Eng.

Florianópolis
2013

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Luiz Antonio Schalata Pacheco

**SISTEMA DISTRIBUÍDO MICROPROCESSADO PARA DIMINUIÇÃO
DE TEMPO DE TRANSITÓRIO DE BANCADAS DE ENSAIO DE
COMPRESSORES**

[dissertação] / Luiz Antonio Schalata Pacheco ; orientador, Carlos
Alberto Flesch; coorientador, Roberto Alexandre - Florianópolis, SC, 2013.
121 p. ; 21cm

Dissertação (mestrado) - Universidade Federal de Santa Catarina, Centro
Tecnológico. Programa de Pós-Graduação em Engenharia Mecânica.

Inclui referências

1. Engenharia Mecânica. 2. Compressores herméticos. 3. Aceleração do tempo de transitório de compressores. 4. Injeção de corrente continua em compressores. I. Flesch, Carlos Alberto, II. Alexandre, Roberto. III. Universidade Federal de Santa Catarina. Programa de Pós-Graduação em Engenharia Mecânica. IV. Título.

Luiz Antonio Schalata Pacheco

**DESENVOLVIMENTO DE SISTEMA DISTRIBUÍDO
MICROPROCESSADO PARA DIMINUIÇÃO DE TEMPO DE
TRANSITÓRIO DE BANCADAS DE ENSAIO DE
COMPRESSORES**

Esta Dissertação foi julgada adequada para obtenção do Título de “Mestre” e aprovada em sua forma final pelo Programa de Pós-graduação em Engenharia Mecânica.

Florianópolis, 14 de março de 2013.

Prof. Júlio Cesar Passos, Dr.
Coordenador do Programa de Pós-graduação em Engenharia Mecânica

Prof. Carlos Alberto Flesch, Dr. Eng.
Orientador

Prof. Roberto Alexandre Dias, Dr. Eng.
Coorientador

Banca Examinadora:

Prof. Armando Albertazzi Gonçalves Jr., Dr. Eng.
Universidade Federal de Santa Catarina

Marco Aurélio de Oliveira, Dr. Eng.
Whirpool S/A

Prof. Valdir Noll, Dr. Eng.
Instituto Federal de Santa Catarina

AGRADECIMENTOS

A Deus.

Aos meus pais, Antônio e Luiza, que além de me proporcionar uma boa infância e vida acadêmica, formaram os fundamentos do meu caráter.

À minha esposa, Sabrina, que considero espinha dorsal de todas as minhas realizações, pela sua paciência em aceitar a minha ausência para dedicar-me aos estudos.

Ao meu filho, Jr, por ter iluminado de maneira especial meus pensamentos.

Ao professor Flesch pela orientação deste trabalho.

Ao professor Roberto Dias pela coorientação deste trabalho.

Aos membros da banca de avaliação, professor Valdir Noll, professor Armando Albertazzi e Engenheiro Marco Aurélio, por aceitarem o convite e se disponibilizarem a ler e analisar esse trabalho.

Aos colegas Cesar Penz e Miguel Demay, membros do grupo de pesquisa, pelas discussões, sugestões e apoio na compra de materiais.

Agradecimento especial ao meu irmão, Antonio Luiz, também membro do grupo de pesquisa, pela confecção das placas de circuito impresso e pelas correções no texto final. Também agradeço ao meu sobrinho, Antonio Luiz Filho, pelo auxílio na confecção das figuras.

Aos bolsistas Gregory Gomes e Lucas Feliciano por todo empenho empregado no desenvolvimento das atividades.

À turma 2010 e demais alunos com os quais tive oportunidade de conviver.

Aos colegas do NERsD – IFSC pela receptividade e aprendizado proporcionado.

À UFSC e ao IFSC pela estrutura disponibilizada para elaboração do trabalho.

À Whirlpool – Unidade Embraco – pelo fomento à pesquisa.

E a todos que de alguma forma contribuíram para a elaboração deste trabalho.

A menos que modifiquemos a nossa maneira de pensar, não seremos capazes de resolver os problemas causados pela forma como nos acostumamos a ver o mundo.

Albert Einstein

RESUMO

Ensaio de desempenho são fundamentais nas etapas de desenvolvimento e de controle de produção de compressores de refrigeração. Tratam-se de ensaios demorados, grande parte devido ao tempo demandado para que o compressor atinja condições estáveis de operação, exigência de todas as normas e recomendações aplicáveis. O longo tempo despendido para a realização dos ensaios de desempenho é preponderantemente decorrente do aquecimento lento do compressor sob avaliação, o que reduz a capacidade produtiva das bancadas de ensaio. Trabalhos recentes desenvolvidos no programa de Pós-graduação em Engenharia Mecânica da UFSC comprovam que a superposição de uma componente contínua à alimentação alternada de um compressor acelera seu aquecimento. Tal fenômeno é aplicado na redução do tempo de ensaio de compressores herméticos por meio de sistema de aceleração de transitório, desenvolvido nesse contexto. Tal sistema opera com controle e supervisão local, demandando, em cada bancada de ensaio, placa de aquisição de sinais, computador e software proprietários. Remover esses dispositivos do sistema e permitir a supervisão de um grupo de bancadas a partir de computador remoto, foram desafios que motivaram a execução desta dissertação. Foram analisadas diversas plataformas de hardware embarcado, passíveis de aplicação. Foi desenvolvido um protótipo capaz de operar integrado ao sistema de aceleração de transitório, com controle e supervisão remota, via rede Ethernet. A arquitetura de hardware resultante é responsável por adquirir grandezas elétricas e a partir delas calcular a frequência rotacional de motores de indução associados aos compressores herméticos, assim como a resistência de enrolamento dos mesmos, sem interrupção da corrente de carga, dados necessários para controle da injeção de corrente contínua. Adicionalmente, desenvolveu-se software para integração com módulo de aquisição de temperatura do corpo do compressor, permitindo comunicar tal valor diretamente ao Labview. A integração da aplicação embarcada com o programa Labview via rede Ethernet, possibilita que múltiplas bancadas de ensaio possam ser supervisionadas a partir de um único computador, reduzindo desse modo o investimento em hardware e a necessidade de aquisição de licenças de softwares adicionais. Foi realizada uma análise operacional e metrológica que comprovou a adequação do sistema desenvolvido.

Palavras-chave: sistema embarcado, compressores herméticos, aceleração do tempo de transitório de compressores, injeção de corrente contínua em compressores.

ABSTRACT

Performance tests are fundamental in the development and control stages of refrigeration compressors production. Such tests take a long time to be performed mainly due the stabilization time demanded to reach the operation conditions, which are required by any relevant standard. This waste happens mainly due the slow warming of the compressor under evaluation – reducing the productive capability of the test benches. Recent work developed on the Mechanical Engineering Post-graduate program at UFSC proves that a direct current component, superimposed on the compressor's alternating current supply, increases its warming speed. Such a phenomenon is applied on the tests time reduction of hermetic compressors via the transitory acceleration system, developed on this context. Such a system operates with local supervision and control, demanding, for each test bench, an acquisition board, a computer and a proprietary software. Removing these devices and allowing the supervision of a whole group of test benches from a remote computer were challenges which motivated to the execution of this work. Several embedded platforms, susceptible of application, were analyzed. A prototype capable of operating in integration to the transitory acceleration system, controlled and monitored remotely via Ethernet by a computer running Labview, has been developed. The resulting architecture was responsible for acquiring electric signals, which are then used for calculating the rotational frequency of the induction motor associated with the hermetic compressors, as well as its winding resistance. These measurements should not interrupt the supply current and are necessary to control the direct current level into the compressor. Additionally, a software has been developed to integrate via local network the temperature acquisition module with the Labview. The distributed concept used in this work, integrating the embedded application with the Labview software via Ethernet, will allow the supervision and control of several test benches by a single software license, in addition with the reduction of hardware costs. An operational and meteorological analysis has been carried out, which proved the developed system adequacy.

Keywords: embedded system, hermetic compressors, acceleration of transition time, DC injection compressors.

LISTA DE TABELAS

Tabela 5.1 – Possíveis valores de clock SPI para BeagleBoard operando como mestre.....	80
Tabela 6.1 – Especificações de tensão CC do calibrador FLUKE 5520A.....	92
Tabela 6.2 – Calibração do sistema de medição de tensão CC.....	93
Tabela 6.3 – Calibração do sistema de medição de corrente CC.....	94
Tabela 6.4 – Calibração do sistema de medição de tensão CC na presença de componente alternada.....	96
Tabela 6.5 – Calibração do sistema de medição de corrente CC na presença de componente alternada.....	97
Tabela 6.6 – Calibração do sistema de medição de tensão eficaz com sinal CC e CA sobrepostos (I).....	98
Tabela 6.7 – Calibração do sistema de medição de corrente eficaz com sinal CC e CA sobrepostos (I).	99
Tabela 6.8 – Calibração do sistema de medição de tensão eficaz com sinal CC e CA sobrepostos (II).	99
Tabela 6.9 – Calibração do sistema de medição de corrente eficaz com sinal CC e CA sobrepostos (II).	100
Tabela 6.10 – Especificação de frequência para o calibrador FLUKE 5520A.....	101
Tabela 6.11 – Calibração do sistema de medição de frequência rotacional.....	101
Tabela A.1 – Efeito do janelamento no desvio padrão de medidas de tensão de sinal CC com sinal CA associado.....	120
Tabela A.2 – Efeito do janelamento no desvio padrão de medidas de tensão de sinal CC com sinal CA associado.....	121

LISTA DE FIGURAS

Figura 2.1 – Ciclo básico de refrigeração.....	30
Figura 2.2 – Fotografia de uma bancada de ensaio de desempenho.....	31
Figura 2.3 – Circuito de refrigeração da bancada de ensaio de desempenho.....	32
Figura 2.4 – Fase de estabilização e de regime permanente.....	33
Figura 2.5 – Etapas de transitório acelerado de um compressor com temperaturas de estabilização da bobina de 70 °C e do corpo de 51 °C. 34	
Figura 2.6 – Diagrama da fonte CC variável em série com tensão CA. 36	
Figura 2.7 – Circuito de disparo da fonte de corrente contínua.....	36
Figura 2.8 – Cadeia do sistema de medição CC.....	38
Figura 2.9 – Cadeia de medição da corrente.....	39
Figura 3.1 – Sistema computacional embarcado típico.....	45
Figura 3.2 – Estrutura de uma hierarquia de memória.....	48
Figura 3.3 – Arquitetura de software de sistemas embarcados.....	51
Figura 3.4 – Versões da CPU ARM.....	56
Figura 4.1 – Processos básicos de conversor A/D.....	60
Figura 4.2 – Amostragem periódica de um sinal analógico.....	61
Figura 4.3 – Efeito de <i>Aliasing</i>	62
Figura 4.4 – Amostragem e quantização de um sinal senoidal.....	63
Figura 5.1 – Cenário atual para aquecimento acelerado de compressores com injeção de corrente contínua.....	71
Figura 5.2 – Visão geral da plataforma de aquecimento acelerado de compressores com injeção de CC com uso de dispositivo embarcado...72	
Figura 5.3 – Representação do controle simultâneo de múltiplas bancadas.....	74
Figura 5.4 – Interface de conexão de sinais SPI entre a BeagleBoard e a placa de aquisição.....	78
Figura 5.5 – Comunicação SPI entre a BeagleBoard e o A/D.....	79
Figura 5.6 – Diagrama esquemático do conversor D/A.....	81
Figura 5.7 – Condicionamento do sinal de saída do conversor D/A.....	82
Figura 5.8 – PCF 8575 – Expansor de I/O com comunicação I2C.....	83
Figura 5.9 – Opto-acoplador utilizado nas saídas do expansor de I/O... 84	
Figura 5.10 – Comunicação entre Labview e BeagleBoard via <i>socket</i> UDP.....	89
Figura 6.1 – Medida do <i>throughput</i> do sistema.....	103
Figura A.1 – Aquisição de ciclos não inteiros de uma senoide.....	119

Figura A.2 – Efeito da aplicação de janela Hanning a sinal senoidal.. 120

LISTA DE ABREVIATURAS E SIGLAS

ARM	- <i>Advanced RISC Machine</i>
AMD	- <i>Advanced Micro Devices</i>
AMPOP	- Amplificador Operacional
ASIC	- <i>Application Specific Integrated Circuit</i>
A/D	- Analógico/Digital
CA	- Corrente Alternada
CC	- Corrente Contínua
CISC	- <i>Complex Instruction Set Computer</i>
CODEC	- Codificador/Decodificador
COP	- <i>Coefficient of Performance</i>
CPU	- <i>Central Processing Unit</i>
D/A	- Digital-analógico
DAQ	- <i>Data Acquisition</i>
DDR	- <i>Double Data Rate</i>
DSP	- <i>Digital Signal Processing</i>
E/S	- Entrada/Saída
DFT	- <i>Discrete Fourier Transform</i>
FFT	- <i>Fast Fourier Transform</i>
FFTW	- <i>Fastest Fourier Transform in the West</i>
FT	- <i>Fourier Transform</i>
FPGA	- <i>Field Programmable Gate Array</i>
FPU	- <i>Floating Point Unit</i>
GPIO	- <i>General Purpose Input/Output</i>
I/O	- <i>Input/Output</i>
I ² C	- <i>Inter-Integrated Circuit</i>

IOCTL	- <i>Input/Outup Control</i>
ISA	- <i>Instruction Set Architecture</i>
ISO	- <i>International Organization for Standardization</i>
LTS	- <i>Long Time Support</i>
MISO	- <i>Master Input Slave Output</i>
MMU	- <i>Memory Management Unit</i>
MOSI	- <i>Master Output Slave Input</i>
MRO	- Medidor de Resistência Ôhmica
NI	- <i>National Instruments</i>
NASA	- <i>National Aeronautics and Space Administration</i>
NVIC	- <i>Nested Vectored Interrupt Controller</i>
PC	- <i>Personal Computer</i>
PCI	- <i>Peripheral Component Interconnect</i>
PMU	- <i>Power Management Unit</i>
PXI	- <i>PCI Extension for Instruments</i>
PWM	- <i>Pulse Width Modulation</i>
RAM	- <i>Random Access Memory</i>
RISC	- <i>Reduced Instruction Set Computer</i>
RMS	- <i>Root Mean Square</i>
RTOS	- <i>Real-time Operating System</i>
SAT	- Sistema de Aceleração de Transitório
SCLK	- <i>Serial Clock</i>
SCL	- <i>Serial Clock Line</i>
SCR	- <i>Silicon Controlled Rectifier</i>
SDA	- <i>Serial Data Line</i>
SD	- <i>Secure Digital</i>

SDRAM	- <i>Synchronous Dynamic RAM</i>
SIMD	- <i>Single Instruction Multiple Data</i>
SOC	- <i>System On Chip</i>
SPI	- <i>Serial Peripheral Interface</i>
SRAM	- <i>Static RAM</i>
SS	- <i>Slave Select</i>
TCP	- <i>Transmission Control Protocol</i>
UDP	- <i>User Datagram Protocol</i>
USB	- <i>Universal Serial Bus</i>
VFP	- <i>Vector Floating Point</i>
VI	- <i>Virtual Instruments</i>
WIC	- <i>Wake-up Interrupt Controller</i>

SUMÁRIO

1. INTRODUÇÃO.....	25
1.1. CONTEXTUALIZAÇÃO.....	25
1.2. OBJETIVOS.....	26
1.2.1. Objetivo geral da dissertação.....	26
1.2.1. Objetivos específicos da dissertação.....	26
1.3 ESTRUTURA DA DISSERTAÇÃO.....	27
2. DIMINUIÇÃO DO TEMPO DE TRANSITÓRIO DE	
COMPRESSORES HERMÉTICOS	29
2.1. INTRODUÇÃO.....	29
2.2. ENSAIO DE DESEMPENHO DE COMPRESSORES.....	29
2.3. PLATAFORMA PARA AQUECIMENTO RÁPIDO DE	
COMPRESSORES HERMÉTICOS.....	33
2.3.1. Dispositivo adicionador de CC.....	35
2.3.2. Estimativa da temperatura do enrolamento principal do	
compressor.....	37
2.3.3. Software de controle.....	39
2.4. CONSIDERAÇÕES.....	42
3. SISTEMAS EMBARCADOS.....	43
3.1. CARACTERÍSTICAS GERAIS.....	44
3.2. ARQUITETURA DE SISTEMAS EMBARCADOS.....	45
3.2.1. Arquitetura de Hardware.....	45
3.2.2. Arquitetura de Software.....	50
3.3. TECNOLOGIAS EMBARCADAS.....	52
3.3.1. DSP.....	53
3.3.2. dsPIC.....	53
3.3.3. FPGA.....	53
3.3.4. ARM.....	54
3.4. CONSIDERAÇÕES.....	57
4. AQUISIÇÃO E PROCESSAMENTO DIGITAL DE SINAIS....	59
4.1. DIGITALIZAÇÃO DE SINAIS ANALÓGICOS.....	59
4.1.1. Amostragem.....	60
4.1.2. Quantização.....	62
4.1.3. Codificação.....	63
4.2. REPRESENTAÇÃO NO DOMÍNIO DE TEMPO E DA	
FREQUÊNCIA.....	64
4.2.1. Transformada Discreta de Fourier (DFT).....	65

4.2.2. Transformada Rápida de Fourier (FFT).....	65
4.3. CONSIDERAÇÕES.....	67
5. PROJETO E DESENVOLVIMENTO DO SISTEMA.....	69
5.1. VISÃO GERAL DO SISTEMA.....	70
5.1.1. CENÁRIO ATUAL.....	70
5.1.2. CENÁRIO PROPOSTO.....	70
5.2. PLATAFORMA DE HARDWARE.....	73
5.2.1. Kit de Desenvolvimento Embarcado.....	73
5.2.2. Placa de Aquisição de Dados.....	77
5.2.3. Conversor D/A.....	80
5.2.4. Sinais de Controle do SAT.....	83
5.2.5. Módulo de Aquisição da Temperatura do Corpo do Compressor.....	84
5.2.6. Computador de Propósito Geral.....	85
5.3. PLATAFORMA DE SOFTWARE.....	85
5.3.1. Linux para ARM.....	85
5.3.1. Desenvolvimento em linguagem de programação C.....	86
5.3.2. Software de Supervisão e Controle.....	87
5.4. CONSIDERAÇÕES.....	90
6. AVALIAÇÃO DO SISTEMA DESENVOLVIDO.....	91
6.1. AVALIAÇÃO METROLÓGICA DOS SISTEMAS MEDIÇÃO DE TENSÃO E CORRENTE CC.....	91
6.1.1. Calibração do Sistema de Medição de Tensão CC.....	91
6.1.2. Calibração do Sistema de Medição de Corrente CC.....	94
6.1.3. Calibração do Sistema de Medição de Tensão e Corrente CC Sobreposto a Sinal CA.....	96
6.2. AVALIAÇÃO METROLÓGICA DOS SISTEMAS MEDIÇÃO DE TENSÃO E CORRENTE EFICAZES.....	97
6.3. AVALIAÇÃO METROLÓGICA DO SISTEMA DE MEDIÇÃO DA FREQUÊNCIA ROTACIONAL.....	100
6.4. ESTIMATIVA DA CAPACIDADE DE ATUAÇÃO DO SISTEMA DESENVOLVIDO EM REDE ETHERNET.....	102
6.6. CONSIDERAÇÕES.....	104
7. CONSIDERAÇÕES FINAIS E RECOMENDAÇÕES PARA TRABALHOS FUTUROS.....	105
7.1 CONSIDERAÇÕES	105
7.1.1. Em relação ao emprego da tecnologia ARM.....	105
7.1.2. Sobre o sistema de aquisição de sinais dedicado.....	106
7.1.3. Sobre a medida da frequência rotacional e resistência elétrica	

do enrolamento do compressor.....	107
7.1.4. Sobre supervisão e acionamento remoto via rede local.....	108
7.2. RESULTADO GLOBAL DO TRABALHO	108
7.3 SUGESTÕES PARA TRABALHOS FUTUROS	109
REFERÊNCIAS.....	111
APÊNDICE A - JANELAMENTO HANNING.....	119

1. INTRODUÇÃO

1.1. CONTEXTUALIZAÇÃO

A manutenção do mercado ou a busca por novos clientes tem acirrado a disputa também entre os fabricantes de compressores. Expressiva injeção de recursos em pesquisa e desenvolvimento tem corroborado para a definição de um compressor mais eficiente (POSSAMAI; TODESCAT, 2004) – condição traduzida por uma melhor relação entre capacidade de refrigeração e consumo elétrico.

A determinação dessas características funcionais, sem as quais não se conseguiria avaliar os ganhos de eficiência, é realizada por meio de ensaios em dispositivos específicos para esse fim, denominados bancadas de ensaios de desempenho. A uniformização desses ensaios é garantida por normas internacionais; condição que permite às empresas consumidoras de compressores compararem diversos modelos de diferentes fabricantes, analisando quais produtos atendem melhor às suas necessidades (SILVEIRA, 2010).

Uma das normas mais empregadas pelas empresas do setor é a ISO 917 – “*Testing of refrigerant compressors*” (ISO, 1989), onde é definido que o início da medição deve acontecer com duração mínima de uma hora após o compressor ter alcançado as condições previstas de estabilidade, para que ocorram quatro leituras: uma no início, outra no final do ensaio e duas intermediárias, com espaçamento de vinte minutos. A condição para obter a primeira dessas medições só é conseguida depois de decorridas 3 horas de ensaio ou mais, tempo subdividido entre transitório e acomodação de variáveis. Em suma, um ensaio de desempenho demanda um intervalo de tempo superior a 4 horas (SCUSSEL, 2006).

Fazer com que o tempo total de ensaio aponte para uma convergência à duração definida em norma tem sido uma preocupação constante das empresas do setor, em particular a Whirlpool S. A – Unidade Embraco. Esta, em parceria com o Departamento de Engenharia Mecânica da UFSC – Universidade Federal de Santa Catarina, tem viabilizado a investigação de diversas formas de tender a esse tempo – Silveira (2010), Scussel (2006) e Henklein (2006) são alguns exemplos – com destaque para o método da injeção de corrente contínua (CC).

A superposição de uma componente contínua à alimentação

alternada (CA), procedimento investigado inicialmente por Scussel (2006), acelera o aquecimento do compressor, permitindo que variáveis com maior inércia térmica atinjam os valores de estabilização mais rapidamente. Apesar da imprescindível e indiscutível colaboração, os estudos iniciais foram baseados em ensaios realizados com fontes comerciais – procedimento caro e difícil de ser aplicado na empresa.

Silveira (2010) deu continuidade a esses trabalhos, apresentando uma solução de baixo custo, capaz de somar uma componente CC à alimentação CA de um compressor. Foi desenvolvido um sistema, denominado Sistema de Aceleração de Transitório - SAT, que possibilita injetar quantidades variáveis de corrente contínua, de acordo com o modelo do compressor sob ensaio, permitindo a estabilização das variáveis em até 30 minutos. A realização desse procedimento requer a aquisição de diversas grandezas e recursos computacionais para processamento dessas informações e atuação junto à fonte CC.

O *software* de apoio foi desenvolvido em Labview (NI, 2012a), sendo utilizada uma placa de aquisição de sinais para estabelecer a interface entre o computador e as grandezas de interesse: temperatura do corpo do compressor e do enrolamento principal do motor de indução associado, escorregamento, tensão e corrente eficazes; bem como controlar os níveis de tensão da fonte de corrente CC.

1.2. OBJETIVOS

1.2.1. Objetivo geral da dissertação

O objetivo geral da dissertação é desenvolver e validar sistema embarcado microprocessado para redução do tempo de transitório de bancadas de ensaio de desempenho de compressores, usando o método da injeção de corrente contínua.

1.2.1. Objetivos específicos da dissertação

- avaliar a empregabilidade de tecnologia ARM para atender os requisitos estabelecidos para o sistema embarcado;
- desenvolver sistemas de aquisição de sinais dedicado, capaz de obter amostras dos valores de tensão e corrente de alimentação dos compressores, simultaneamente;

- implementar sistema de processamento embarcado, que possibilite obter valores de frequência rotacional e resistência elétrica do enrolamento principal, dos motores de indução associados, a partir dos dados amostrados;
- estabelecer conexão remota, por meio de rede Ethernet, possibilitando acionamento do SAT e controle dos níveis de corrente CC inseridos no compressor, a partir do mesmo;
- integrar aplicação embarcada com o programa desenvolvido em Labview, possibilitando monitoramento e controle remoto, via rede Ethernet, de múltiplas bancadas de ensaio, a partir de um único computador, reduzindo o investimento em hardware e a necessidade de aquisição de mais de uma licença de software;
- calibrar os sistemas de medição desenvolvidos e avaliar comportamento metrológico em atuação junto a uma bancada de ensaio de desempenho de compressores.

1.3 ESTRUTURA DA DISSERTAÇÃO

Este documento está dividido em sete capítulos.

No capítulo dois é caracterizado o sistema de injeção de corrente contínua desenvolvido por Silveira (2010), que permite a diminuição de tempo de transitório em ensaios de desempenho de compressores, visando estabelecer os requisitos do sistema embarcado desenvolvidos no âmbito deste trabalho.

O capítulo três apresenta levantamento bibliográfico sobre sistemas embarcados. Na abordagem, são apresentadas as características gerais desses sistemas e os aspectos principais de sua arquitetura de *hardware* e *software*. Adicionalmente, é abordada a tecnologia ARM, mostrando características das famílias e versões dessa CPU.

O quarto capítulo discorre sobre aquisição e processamento digital de sinais. São discutidos os processos de amostragem, quantização e codificação de um sinal analógico, assim como é feita uma abordagem sobre transformada de Fourier e algoritmos de processamento associados.

O capítulo cinco trata sobre as etapas de desenvolvimento do sistema microprocessado para diminuição do tempo de transitório de bancadas de ensaio usando o método da injeção de corrente contínua. São apresentados a plataforma de *hardware* utilizada e a caracterização do *software* implementado.

No sexto capítulo é realizada a avaliação do sistema desenvolvido. São descritos os ensaios realizados com seus respectivos resultados. É apresentada análise metrológica dos sistemas de medição de tensão e corrente CC, de frequência rotacional e de resistência de enrolamento dos motores de indução associados aos compressores. É feita estimativa da capacidade de operação do sistema desenvolvido atuando em rede Ethernet, com base no volume de tráfego de dados gerado entre o dispositivo embarcado, presente nas bancadas de desempenho de compressores, e o computador responsável pela execução do *software* de controle e supervisão.

O capítulo sete apresenta as conclusões sobre este trabalho, destacando as suas contribuições e propostas para sua continuidade.

2. DIMINUIÇÃO DO TEMPO DE TRANSITÓRIO DE COMPRESSORES HERMÉTICOS

2.1. INTRODUÇÃO

Para atender às normas empregadas pelas empresas do setor, ensaios para avaliação de características funcionais de compressores, como capacidade de refrigeração e consumo, só podem ser aplicados após o compressor permanecer em condições previstas de estabilidade, por determinado período de tempo (SCUSSEL, 2006).

A estabilidade ou regime permanente é precedida de um período subdividido em transitório e acomodação das variáveis, com duração de pelo menos três horas. Assim, a maior parte do tempo de utilização das bancadas de ensaio serve apenas para levar as variáveis de interesse ao regime permanente, não gerando efetivamente dados relevantes para o processo de avaliação (FLESCH, 2008; HENKLEIN, 2006; SCUSSEL, 2006; STEINBACH, 2008).

Estudos recentes têm se preocupado com a otimização do uso das bancadas de ensaio, buscando soluções para a aceleração da entrada em regime permanente e consequente diminuição do tempo total de ensaio. Dentre eles, destaca-se a investigação de Scussel (2006) na redução do tempo de transitório mediante aquecimento acelerado do compressor, utilizando a superposição de componente contínua, de grande intensidade, à alimentação do compressor, acelerando a evolução da temperatura do enrolamento do motor de indução associado.

Em consonância com Scussel, Silveira (2010) desenvolveu Sistema de Aceleração de Transitório (SAT), capaz de inserir corrente contínua, em intervalos e magnitudes variáveis e controladas, ao circuito convencional de alimentação do compressor, estabelecendo as condições físicas para a incorporação do dispositivo às bancadas de ensaio, permitindo a redução significativa dos tempos de ensaio.

A caracterização do SAT, necessária para a estruturação do trabalho proposto, é o objetivo principal deste capítulo.

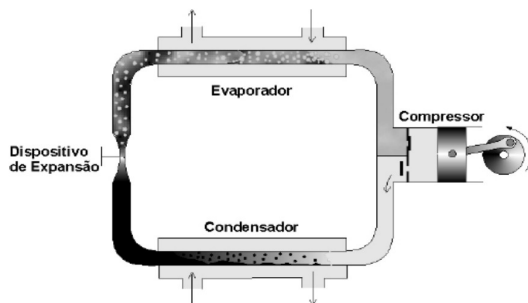
2.2. ENSAIO DE DESEMPENHO DE COMPRESSORES

Em um ciclo de refrigeração básico por compressão, como o representado na figura 2.1, pelo menos cinco elementos estão presentes: evaporador, condensador, dispositivo de expansão, compressor e dutos.

O ciclo de refrigeração ocorre com a compressão do vapor pelo compressor; liquefação após compressão, pela remoção de calor no condensador; expansão (diminuição de pressão) e evaporação com a cessão de calor pelo ambiente externo ao fluido que circula no interior do evaporador (STOECKER, 2002).

A junção dos elementos para formação de um ciclo de refrigeração obedece a critérios de projeto, dentre eles, com destacada importância, o rendimento, o qual é definido como a razão entre a energia útil (calor absorvido no evaporador) e a energia despendida para realizar essa tarefa (energia gasta pelo compressor). Tal quociente também é conhecido como coeficiente de performance – COP¹ (STOECKER, 2002).

Figura 2.1 – Ciclo básico de refrigeração.



Fonte: Scussel (2006).

A elevação do COP é favorecida com a maximização da energia absorvida no evaporador e pela minimização da energia gasta para conduzi-la até o condensador e lá rejeitá-la (STOECKER, 2002; WYLEN; SONNTAG, 2002). Consequentemente, aumentar a eficiência de refrigeração de um sistema significa remover mais calor do ambiente gastando uma menor quantidade de energia para tal (SILVEIRA, 2010).

O ciclo de Carnot² define o limite teórico do rendimento dentro do qual o ciclo de refrigeração consegue operar, uma vez que não é possível realizar compressão e expansão sem atrito (SCUSSEL, 2006; SILVEIRA, 2010; STOECKER, 2002). No ciclo real, a energia gasta para

¹ Do inglês *Coefficient of Performance*.

² Ciclo de refrigeração teórico ideal e reversível.

conduzir o calor extraído do evaporador (fonte de baixa temperatura) para o condensador (fonte de alta temperatura) é oriunda do compressor. Logo, a melhor eficiência deste dispositivo corrobora para melhoria do rendimento do ciclo de refrigeração (SCUSSEL, 2006).

Como vários fatores determinam o COP, além do compressor (geometria de condensadores e evaporadores, temperaturas de evaporação e condensação, pressões etc), diversas normas definem padrões de ensaio de modo a analisar o desempenho somente do compressor, considerando que as demais variáveis se mantenham dentro de limites estabelecidos (SILVEIRA, 2010).

Os ensaios de desempenho de compressores são realizados em bancadas específicas para esse propósito denominadas bancadas de ensaio de desempenho (CASELLA, 2008; SCUSSEL, 2006; SILVEIRA, 2010). A figura 2.2 ilustra uma bancada automatizada de ensaios de desempenho, desenvolvida pelo Laboratório de Metrologia e Automação (Labmetro), da UFSC.

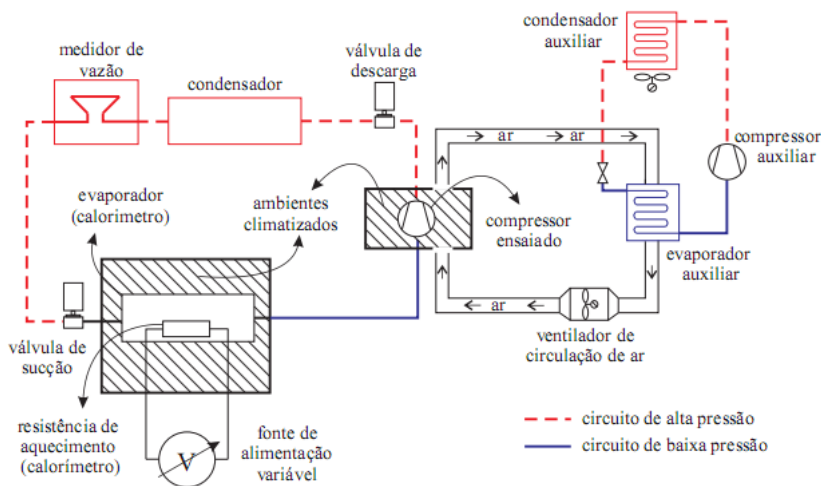
Figura 2.2 – Fotografia de uma bancada de ensaio de desempenho.



Fonte: Silveira(2010).

Tal bancada é composta, fundamentalmente, pelos elementos representados na figura 2.3. De modo resumido, seus principais componentes são: compressor, condensador, medidor de vazão mássica, válvula de expansão e evaporador – calorímetro (SILVEIRA, 2010; CASELLA, 2008; SCUSSEL, 2006).

Figura 2.3 – Circuito de refrigeração da bancada de ensaio de desempenho.



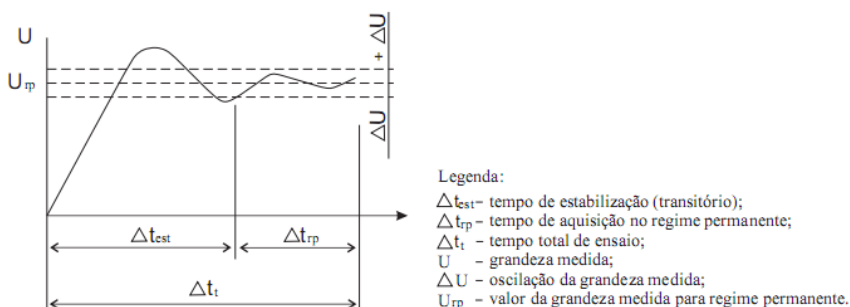
Fonte: Silveira (2010).

Os principais ensaios de compressores consistem na medição da capacidade de geração de fluxo de massa de fluido refrigerante, sob determinadas condições de operação, e, também, na mensuração da energia despendida para realização dessa tarefa. Como resultados finais são obtidos a capacidade de refrigeração e o consumo, permitindo a obtenção do COP (SCUSSEL, 2006).

De acordo com a norma ISO (1989), a obtenção de dados para ensaio só pode ser considerada após o transitório das variáveis, ou seja, quando as mesmas estiverem em regime permanente.

A figura 2.4 apresenta as fases características (estabilização e regime permanente) de ensaio de capacidade de compressor associadas a intervalos de tempo (SCUSSEL, 2006).

Figura 2.4 – Fase de estabilização e de regime permanente.



Fonte: Scussel (2006).

Após a estabilização os ensaios ainda perduram por, no mínimo, mais uma hora, tendo em vista a necessidade de realizar quatro medições espaçadas de vinte minutos. Dessa forma, o tempo típico de ensaio de desempenho de compressores tem um intervalo mínimo de duração de 4 horas (SCUSSEL, 2006 ; SILVEIRA, 2010). Estudos recentes mostram que o tempo médio para ensaio de capacidade de um compressor é de cerca de 4 horas e meia (FLESCHE, 2008; POLETO, 2006; SCUSSEL, 2006; SILVEIRA, 2010; STEINBACH, 2008).

2.3. PLATAFORMA PARA AQUECIMENTO RÁPIDO DE COMPRESSORES HERMÉTICOS

O longo tempo despendido para a realização dos ensaios de capacidade é preponderantemente decorrente do aquecimento lento do compressor, o que reduz a capacidade produtiva das bancadas de ensaio de desempenho (SCUSSEL, 2006; SILVEIRA, 2010).

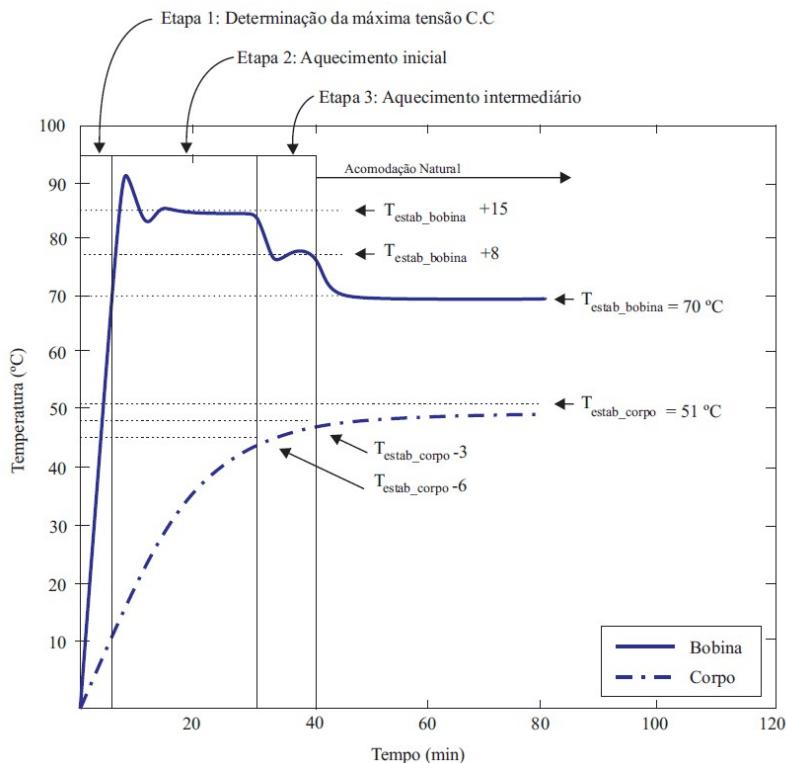
Diversos estudos foram desenvolvidos visando diminuir o tempo demandado por tais procedimentos, entre eles, o de diminuição do tempo de aquecimento, proposto por Scussel (2006). Segundo ele, melhores resultados podem ser obtidos injetando corrente contínua, somada à tensão de alimentação alternada (CA), no início do ensaio, fazendo com que a curva de aquecimento atinja uma temperatura superior a que seria alcançada naturalmente para um mesmo intervalo de tempo. Na sequência, quando as temperaturas do compressor estiverem próximas ao valor de estabilização, a alimentação deve ser retornada

para o valor nominal. Com base em tal proposta, Silveira (2010) desenvolveu um sistema de baixo custo capaz de injetar corrente CC somada à tensão alternada em quantidades variáveis, de acordo com o modelo do compressor sob ensaio.

Na proposta de Silveira (2010) a injeção de CC é efetivada em três etapas distintas, representadas na figura 2.5:

- etapa 1: determinação da máxima tensão CC;
- etapa 2: aquecimento inicial;
- etapa 3: aquecimento intermediário.

Figura 2.5 – Etapas de transitório acelerado de um compressor com temperaturas de estabilização da bobina de 70 °C e do corpo de 51 °C.



Fonte: Silveira (2010).

O procedimento consiste na elevação da temperatura da bobina a um valor que atingiria naturalmente, maximizando a dissipação de energia no início do ensaio. Quando a temperatura do corpo do compressor atingir um valor próximo da sua temperatura de estabilização, é diminuída a sobretemperatura da bobina trazendo-a para um valor mais próximo ao da estabilização. Quando o corpo atingir uma temperatura ainda mais próxima do valor de estabilização, é encerrado o aquecimento (SILVEIRA, 2010).

A implementação do método demandou o desenvolvimento de três sistemas (SILVEIRA, 2010):

- dispositivo adicionador de CC, ou seja, fonte de corrente contínua variável capaz de ser conectada em série à fonte de alimentação alternada;
- sistema com capacidade de estimar a temperatura do enrolamento principal do compressor por meio da medida de sua resistência elétrica;
- *software* de controle.

2.3.1. Dispositivo adicionador de CC

A estrutura desenvolvida como dispositivo adicionador de CC foi uma fonte CC variável com capacitor em série, escolhida em função da simplicidade e robustez (SILVEIRA, 2010). A figura 2.6 ilustra os elementos constituintes de tal dispositivo.

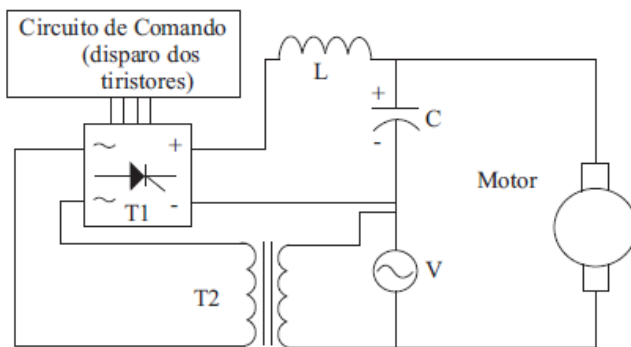
Os componentes são, resumidamente uma ponte retificadora controlada a tiristor, um circuito de comando para disparo dos tiristores, um capacitor, um indutor e um transformador (SILVEIRA, 2010).

Os tiristores, também conhecidos como retificadores controlados de silício (SCR³), são semicondutores que, ao contrário dos diodos, não têm apenas a polarização direta como condição suficiente para que entrem em condução. É necessário que circule uma corrente entre os terminais *gate* e catodo para que os tiristores iniciem a condução, que só cessa quando a corrente entre ânodo e catodo se extingue (BARBI, 2006).

A figura 2.7 mostra através de diagrama de blocos o circuito de disparo dos tiristores projetado por Silveira (2010).

³ Do inglês *Silicon Controlled Rectifier*.

Figura 2.6 – Diagrama da fonte CC variável em série com tensão CA.



Legenda:

T1: Ponte retificadora controlada a tiristor;

T2: Transformador isolador;

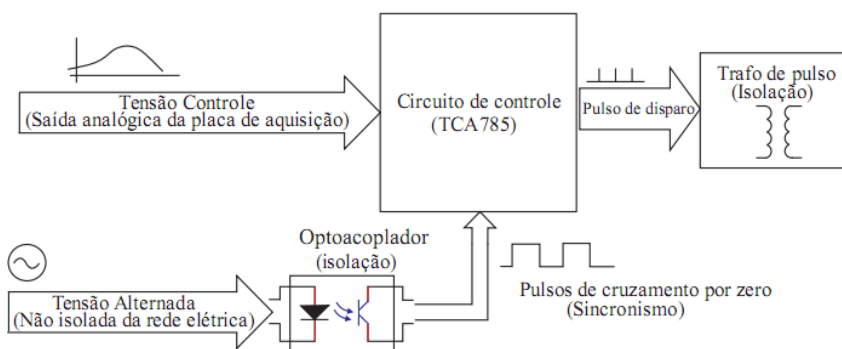
L: Indutor;

C: Capacitor eletrolítico;

V: Fonte de tensão alternada.

Fonte: Silveira (2010).

Figura 2.7 – Circuito de disparo da fonte de corrente contínua.



Fonte: Silveira (2010).

O circuito integrado TCA785 gera os pulsos de disparos para os tiristores, sendo controlado por uma tensão analógica proveniente de uma placa de aquisição de dados (DAQ⁴) (SILVEIRA, 2010).

O protótipo foi desenvolvido com capacidade de fornecer tensão CC de 0 V a 60 V, e até 10 A de corrente contínua, suficientes para o aquecimento de uma grande gama de modelos de compressores avaliados nos painéis de ensaios de desempenho (SILVEIRA, 2010).

2.3.2. Estimativa da temperatura do enrolamento principal do compressor

Um dos parâmetros que necessita de monitoramento no sistema de aceleração de transitório (SAT) é a temperatura do enrolamento principal do compressor, objetivando evitar o valor limite do isolamento dos condutores das bobinas que o compõem. Da mesma forma, o conhecimento de tal grandeza permite obter melhor desempenho do aquecimento acelerado, mantendo-se próximo de valores definidos (SILVEIRA, 2010).

Em compressores herméticos convencionais, só se tem acesso às extremidades dos enrolamentos do motor, que são dispostos isoladamente sobre a carcaça. Tal característica inviabiliza a medição da temperatura das bobinas por meio dos métodos invasivos usuais. A Associação Brasileira de Normas Técnicas (ABNT) recomenda, em sua NBR 7094:2003 (ABNT, 2003), que, em situações semelhantes, a monitoração da temperatura do bobinamento seja traduzida por meio da observação da variação da resistência ôhmica de tais enrolamentos, sem que ocorra a interrupção da corrente de carga.

Pacheco (2007) desenvolveu o Medidor de Resistência Ôhmica (MRO), capaz de obter com baixíssimos níveis de incerteza (0,5%), a partir da razão entre as leituras de pequenos níveis de tensão CC e corrente CC (≈ 100 mA) superpostos à alimentação do compressor hermético, os valores de resistência do enrolamento principal do motor de indução associado.

Em se considerando que o desenvolvimento do SAT foi baseado em injeção de corrente contínua, Silveira (2010), desenvolveu, de forma semelhante aos aplicados no MRO, sistemas de medição de tensão CC e corrente CC, permitindo obter valores de variação da resistência e

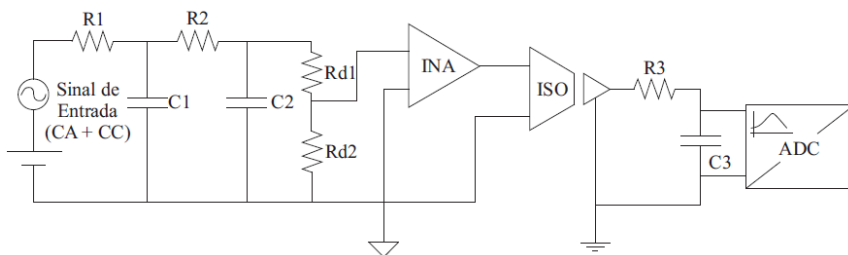
⁴ Do inglês *Data Acquisition*.

consequente monitoramento da temperatura do enrolamento principal do motor do compressor.

O sistema de medição de tensão está representado na figura 2.8 e é composto pela seguinte cadeia:

- filtro passivo de segunda ordem ($R1$, $C1$, $R2$, $C2$);
- divisor resistivo ($Rd1$, $Rd2$);
- amplificador de instrumentação (INA);
- amplificador de isolamento (ISO);
- filtro passivo de saída ($R3$, $C3$);
- conversor analógico/digital (ADC).

Figura 2.8 – Cadeia do sistema de medição CC.



Fonte: Silveira (2010).

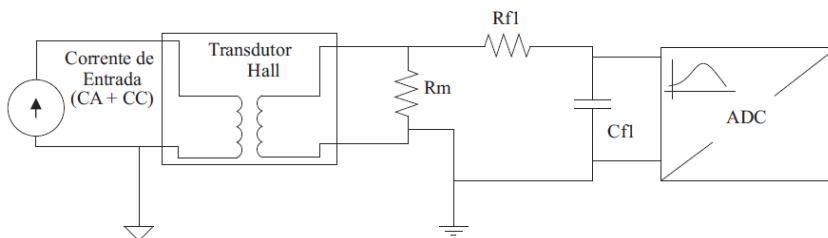
Da mesma forma, para medição de corrente, foi utilizada a cadeia de medição ilustrada na figura 2.9, onde:

- Rm é um resistor que serve para converter o sinal de saída do transdutor de efeito Hall em tensão;
- $Rf1$ e $Cf1$ constituem um filtro, com frequência de corte de 1500 Hz para melhorar a imunidade a ruídos e interferências em altas frequências.

Objetivando diminuir as incertezas do processo, a medição de corrente foi projetada para operar em duas faixas distintas (-5 a +5) A e (-18 a +18) A (SILVEIRA, 2010).

Os sinais de tensão e corrente são amostrados com uma frequência de aquisição de 50 kHz durante 1 s e, então, são calculados seus valores médios. Dessa forma é possível determinar o valor da resistência do enrolamento e, por consequência, a temperatura do enrolamento principal do compressor (SILVEIRA, 2010).

Figura 2.9 – Cadeia de medição da corrente.



Fonte: Silveira (2010).

2.3.3. Software de controle

Conforme comentado em 2.3, e ilustrado pela figura 2.5, a injeção de corrente contínua é efetivada em três fases distintas, definidas como etapa de determinação da tensão CC máxima que pode ser injetada, etapa de aquecimento inicial e etapa de aquecimento intermediário (SILVEIRA, 2010). O programa de controle desenvolvido com base na linguagem G⁵, nativa do *software* Labview, está pautado nessas fases (SILVEIRA, 2010).

2.3.3.1. Etapa 1: Determinação da máxima tensão CC

Na etapa de determinação da tensão CC máxima, o seu valor é aumentado gradativamente enquanto as seguintes condições são monitoradas:

- valor eficaz da corrente maior que 12 A;
- escorregamento⁶ maior que 8%;
- temperatura da bobina maior que 105 °C;
- temperatura do corpo do compressor 6 °C abaixo da sua temperatura de estabilização;
- produto da tensão eficaz e da corrente eficaz instantânea sobre o compressor maior que 600 VA (SILVEIRA, 2010).

A tensão deixa de ser incrementada e o seu valor atual passa a

⁵ Linguagem de programação gráfica.

⁶ A frequência de escorregamento é diferença entre a frequência de alimentação e a rotacional (DEMAY, 2008).

ser a tensão máxima aplicada ao compressor quando uma das condições relacionadas é satisfeita (SILVEIRA, 2010).

Devido a necessidade de determinar a temperatura da bobina, uma tensão mínima CC deve ser aplicada ao compressor. Essa tensão também é estabelecida nessa etapa.

2.3.3.2. Etapa 2: Aquecimento inicial

Nesse estágio um controlador Proporcional Integral (PI) com valor alvo da temperatura da bobina preestabelecido em 15 °C acima do seu valor de estabilização é utilizado (SILVEIRA, 2010).

Somente quando a temperatura do corpo estiver 6 °C abaixo de sua temperatura de estabilização é iniciado o estágio de aquecimento intermediário (SILVEIRA, 2010).

2.3.3.3. Etapa 3: Aquecimento intermediário

Nessa nova etapa o valor alvo da temperatura da bobina é reduzido em 7 °C, passando de ($Testab_bobina^7 + 15$) °C para ($Testab_bobina + 8$) °C enquanto a temperatura do corpo do compressor estiver entre ($Testab_corpo - 6$) °C e ($Testab_corpo - 3$) °C (SILVEIRA, 2010).

Quando a temperatura do corpo estiver 3 °C menor que a sua temperatura de estabilização, a etapa 3 é finalizada, assim como todo processo de injeção CC. A partir desse momento, a tensão de alimentação aplicada volta a ser somente CA (tensão nominal de alimentação do compressor) e as temperaturas do compressor estabilizarão de forma natural (SILVEIRA, 2010).

2.3.3.4. Medida do escorregamento instantâneo do compressor

No controle das fases do aquecimento algumas condições são monitoradas pelo *software* implementado, uma delas é a informação do escorregamento instantâneo do compressor, que não pode exceder 8% da sua frequência nominal, sob pena de ocorrer o tombamento⁸ do

⁷ Temperatura de estabilização da bobina.

⁸ Quando o torque exigido pela carga excede o torque máximo aplicado pelo motor ocorre o tombamento do compressor: o motor rapidamente desacelera até alcançar a condição de rotor travado (PADUANO; GREITZER; EPSTEIN, 2001).

mesmo (SILVEIRA, 2010).

A supervisão dessa condição é realizada com a utilização do sistema não-invasivo de medição de frequência rotacional de compressores herméticos, para aplicação em bancadas automatizadas de ensaio, desenvolvido por Demay (2008).

Demay (2008) apresenta estudo sobre diferentes alternativas de medição de frequência rotacional a partir de grandezas passíveis de serem medidas externamente ao compressor e desenvolve método capaz de obtê-la por meio da corrente de alimentação.

De acordo com Demay (2008) a existência de variações no torque exigido do motor nas etapas de compressão e admissão provoca alterações na forma do sinal de corrente de alimentação do motor de indução associado ao compressor, de modo que o sinal senoidal da corrente é adicionado de uma componente de frequência igual à de escorregamento.

O método de medição baseado na identificação de harmônicas de excentricidade do sinal de corrente proposto por Demay (2008), apresentou incertezas menores que 2 rpm quando a amostragem é realizada a uma taxa de 12 kHz durante um período de aquisição de 3 s. Entretanto, nos painéis de ensaio de compressores utilizados na Embraco em desenvolvimento mais recente, foi adotada uma taxa de amostragem de 25 kHz (DEMAY, 2008).

O monitoramento da frequência rotacional é empregado para estimar o instante de tombamento de um compressor, logo seu cálculo tem que ocorrer num intervalo muito breve de tempo. Nas bancadas de ensaio, onde são feitos testes relativos ao tombamento de compressores, uma média da frequência rotacional tem que ser um dado disponível a cada 480 ms (DEMAY, 2008).

No sistema de aceleração de transitório de Silveira (2010) o sinal de corrente é amostrado com frequência de aquisição de 25 kHz, com 16 bits de resolução, durante um período de 480 ms. São gerados portanto 12000 pontos sobre os quais é empregado a transformada rápida de Fourier (FFT⁹) interpolada para extração de componentes em espectro de frequência.

Demay (2008) utiliza o programa Labview, executado a partir de um PC para o processamento de dados no sinal de medição da mesma forma como o *software* de aceleração de transitório por corrente

9 Do inglês *Fast Fourier Transform*

continua desenvolvido por Silveira (2010) e incorporado ao programa de controle do SAT.

2.4. CONSIDERAÇÕES

O presente capítulo tratou de aspectos relacionados aos resultados de esforços despendidos em estudos, nos últimos anos, buscando otimizar o uso das bancadas de ensaio de desempenho de compressores herméticos. No contexto, destacaram-se as investigações de Scussel (2006) e o Sistema de Aceleração de Transitório (SAT) desenvolvido por Silveira (2010), por meio dos quais se conseguiu estabelecer condições para redução significativa no tempo de ensaio, baseada na aceleração do aquecimento do compressor.

Em se caracterizando o SAT, constatou-se a necessidade de *software* para assessoramento do método, onde se faz necessário o monitoramento de uma série de grandezas. Algumas delas são obtidas diretamente, outras, como a temperatura do enrolamento principal do compressor, exigem implementação específica em *hardware*.

O próximo capítulo trata de sistemas embarcados, definindo características gerais de *hardware* e *software* dos mesmos. Ênfase é dada a arquitetura ARM, a qual se propõe empregar no desenvolvimento deste trabalho.

3. SISTEMAS EMBARCADOS

Sistemas embarcados, ou embutidos, se caracterizam como sistemas computacionais integrados a sistemas maiores. São microprocessados, onde o microprocessador é encapsulado e dedicado ao dispositivo ou sistema que ele controla (BERGER, 2002; MUELLERBURG, 1999).

Embora apenas recentemente os equipamentos com essas características tenham se popularizado, tal tecnologia, de acordo com Wolf (2001), surgiu há mais de 60 anos com o projeto espacial Apollo¹⁰.

A evolução tecnológica dos microprocessadores, associada à diminuição de seus custos de produção, permitiram aplicar sistemas embarcados a uma vasta gama de dispositivos do cotidiano, dentre eles: telefones celulares, câmaras digitais, televisores, fornos de micro-ondas, máquinas de lavar e brinquedos (IBRAHIM, 2004).

Os processos e componentes que constituem os sistemas embarcados são muito parecidos com a computação de propósito geral, possuindo basicamente os mesmos elementos de um computador, como processador, memória, dispositivo de armazenamento e interfaces. No entanto, tais tecnologias têm objetivos distintos. A computação tradicional visa atender as funcionalidades com desempenho cada vez maior, enquanto a computação embarcada, geralmente, está mais voltada para interfaces com o ambiente, de modo a satisfazer restrições, como requisitos temporais, de consumo de energia e memória, mobilidade, tamanho, peso, segurança e confiabilidade, dentre outras (BARRETO, 2006).

Vahid e Givargis (1999) afirmam que os sistemas embarcados caracterizam-se pela edição de sua funcionalidade específica, possuindo capacidade restrita de processamento, geralmente executando o mesmo programa repetidas vezes, o que os torna diferente dos computadores de propósito geral, os quais oferecem funções básicas de processamento que, combinadas, permitem a execução de vários algoritmos distintos utilizando o mesmo hardware.

10 Denominação do conjunto de missões espaciais coordenadas pela NASA - *National Aeronautics and Space Administration*, responsável pela pesquisa e desenvolvimento de tecnologias e programas de exploração espacial, que tinha o objetivo de levar o primeiro homem à lua.

3.1. CARACTERÍSTICAS GERAIS

Na literatura são apresentadas várias características comuns aos sistemas embarcados. Dentre as principais, podem ser destacados:

- Confiabilidade e robustez: um sistema que executa conjunto de tarefas específicas para determinada aplicação deve fornecer qualidade e confiabilidade, uma vez que esse sistema pode ser desenvolvido para aplicações críticas que exija grau de credibilidade muito alto (ARNOLD, 2000; DOBOLI; CURRIE, 2011; HENZINGER, 2007; MARWEDEL, 2010);

- Baixo consumo de energia: o consumo de energia está associado com mobilidade, autonomia e dissipação de calor, tendo impacto sobre a flexibilidade e desempenho de sistemas embarcados (BERGER, 2002). Sendo assim, a energia elétrica para sistemas embarcados deve ser utilizada com a máxima eficiência (DOBOLI; CURRIE, 2011; MARWEDEL, 2010; OSHAMA, 2006; VAHID; GIVARGIS, 1999).

- Baixo custo: para a produção de sistemas em massa, principalmente os eletrônicos destinados ao consumo, competitividade no mercado é uma característica essencial (MARWEDEL, 2010). Deve ser característica dos sistemas embarcados a eficiência com a menor quantidade de recursos possíveis, de forma que ocorra uma minimização de custos (OSHAMA, 2006).

- Dimensões reduzidas: as dimensões de um sistema embarcado acabam sendo limitadas pela própria aplicação (DOBOLI; CURRIE, 2011). Dessa forma, a utilização de componentes miniaturizados na forma de SOC¹¹ é uma solução atraente, além do fato de propiciar a produção em série, o que implica, também, redução do custo de fabricação (OSHAMA, 2006).

- Interface dedicada: a maioria dos sistemas embarcados não utiliza teclados, mouses ou monitores, como os de computadores convencionais para sua interface com o usuário. Ao invés disso, existem interfaces dedicadas que consistem de botões de pressão, volantes e pedais, entre outros (MARWEDEL, 2010).

- Restrição de tempo real: muitos sistemas embarcados devem suportar restrições de tempo real. Nesse caso, não completar um

11 Do inglês *System On Chip (SOC)* ou, em português, sistema em um chip, se refere ao empacotamento dos componentes de um sistema computacional, ou qualquer outro sistema eletrônico, em um circuito integrado (*chip*).

processamento dentro da janela de tempo esperada pode resultar em uma perda significativa na qualidade provida (por exemplo, se a qualidade de áudio ou vídeo for afetada) ou em uma ameaça ao usuário (por exemplo, se carros, trens ou aviões não operarem da maneira prevista) (MARWEDEL, 2010).

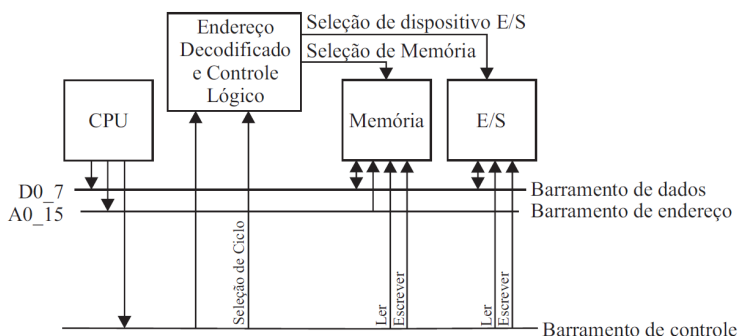
Os sistemas não apresentam, necessariamente, todo o conjunto das características relacionadas, mas, devem possuir muitas delas para serem considerados embarcados (ARNOLD, 2000).

3.2. ARQUITETURA DE SISTEMAS EMBARCADOS

3.2.1. Arquitetura de Hardware

Existe pouco consenso em torno da especificação da anatomia de um sistema embarcado, pois ela é caracterizada em função da aplicação do dispositivo (ZELENOVSKY; MENDONÇA, 2007). Apesar dessa dificuldade, Arnold (2000) caracteriza um sistema embarcado típico, como ilustrado na figura 3.1.

Figura 3.1 – Sistema computacional embarcado típico.



Fonte: Adaptado de Arnold (2000).

É possível identificar cinco elementos: unidade de processamento; bloco responsável pela decodificação de endereço e lógica de controle; memórias; dispositivos de Entrada e Saída (E/S) e

barramento – dados, endereço e controle – (ARNOLD, 2000), os quais estão descritos nas seções seguintes (3.2.1.1 – 5). Adicionalmente, buscou-se descrever a forma como tais elementos normalmente interagem entre si.

3.2.1.1. Unidade Central de Processamento

O elemento principal de um sistema embarcado é a unidade central de processamento (CPU), também denominada de processador. É nela que são executadas as funções de aritmética e tomadas de decisões para implementar as funcionalidades desejadas do sistema (VAHID; GIVARGIS, 1999).

Na composição da CPU, além do núcleo de processamento, estão presentes memória e periféricos, para que ocorram a comunicação com os barramentos (DOBOLI; CURRIE, 2011; SLOSS; SYMES; WRIGHT, 2004).

Pelo fato de não existir a necessidade de desempenhar outras tarefas além das que são especificadas durante projeto, nos sistemas embarcados a capacidade de processamento é reduzida, se comparada aos computadores de uso pessoal (WOLF, 2007). Diante disso, é comum o uso de coprocessadores e aceleradores de *hardware* em conjunto com o processador para minimizar o tempo de execução de tarefas críticas, principalmente quando o sistema está submetido a restrições de tempo real.

O Processador Digital de Sinais (DSP¹²) é um exemplo de coprocessador que pode ser usado para realizar operações com sinais de áudio e vídeo e fornecer ao processador o resultado, melhorando o desempenho do sistema (SLOSS; SYMES; WRIGHT, 2004). Da mesma forma a unidade de ponto flutuante (FPU¹³), comumente conhecida como coprocessador aritmético, é um dispositivo que lida com operações matemáticas complexas e é responsável por acelerar determinados tipos de processamento (CHEOL-HO et al., 2003).

Os aceleradores de *hardware*, por sua vez, são elementos construídos para atividade específica, permitindo que operações possam ser realizadas externamente ao processador, de forma dedicada (KEINERT; TEICH, 2011).

¹² Do inglês *Digital Signal Processor*.

¹³ Do inglês *Floating Point Unit*.

3.2.1.2. Decodificação de Endereço e Lógica de Controle

Os dispositivos de decodificação de endereço e lógica de controle, ou simplesmente controladores, como são mais conhecidos, são imprescindíveis em sistemas que utilizem barramentos. São responsáveis pela realização de todo o gerenciamento necessário à transferência de dados entre CPU, memória e periféricos de E/S, em um sistema embarcado (STALLINGS, 2010).

Controladores de memória e de interrupção são exemplos clássicos desses dispositivos (SLOSS; SYMES; WRIGHT, 2004).

3.2.1.3. Barramentos

Para que haja comunicação entre a CPU, memórias e dispositivos de E/S em um sistema embarcado típico, é necessário que exista uma estrutura de interconexão entre cada um desses componentes. A essa estrutura ou caminho de conexão é dado o nome de barramento (STALLINGS, 2010).

Além do barramento que interconecta CPU, memórias e dispositivos internos, denominado barramento de sistema, existem também barramentos internos ao processador e, ainda, aqueles para comunicação com dispositivos externos. A arquitetura do sistema define a constituição do barramento, que pode ser de 8, 16, 32 ou 64 bits (LAPLANTE, 2004).

Os barramentos podem ser entendidos como sendo os canais por onde os dados trafegam, podendo ser classificados em três grupos funcionais (FEIJÓ, 2010; LAPLANTE, 2004):

- barramento de dados: utilizado pra transferir dados entre os módulos do sistema;
- barramento de endereço: empregado para designar a origem ou destino dos dados que estão sendo transferidos pelo barramento de dados;
- barramento de controle: usado para gerenciar o acesso e a utilização das linhas de dados e de endereços pelos componentes do sistema, uma vez que o barramento é compartilhado. Os sinais de controle podem ainda ser destinados a emitir comandos e também informações de temporização (*clock*¹⁴).

14 Em circuitos digitais síncronos, o *clock* é um sinal usado para coordenar as ações dos circuitos eletrônicos (IDOETA, 2000).

Dentre os padrões de barramentos de sistema empregados atualmente no mercado destaca-se o PCI-Express. Para comunicação com dispositivos externos, dispõe-se dos padrões: USB, Ethernet e Gigabit Ethernet (VASCONCELOS, 2009).

3.2.1.4. Memória

A memória consiste em um espaço onde os programas ficam armazenados enquanto estão sendo processados, e onde ficam guardados também, os dados necessários à execução dos programas (PATTERSON; HENESSY, 2005).

Assim como a capacidade de processamento, nos sistemas embarcados a baixa disponibilidade de memória também é um fator a ser considerado, se comparado, aos recursos de computadores de uso pessoal (WOLF, 2007).

A necessidade de alto desempenho nas operações de leitura e escrita, entre processador e memória, levou a adoção do emprego hierárquico das mesmas. Essa hierarquia pode ser representada por uma pirâmide, conforme ilustrado na figura 3.2 (PATTERSON; HENESSY, 2005).

Figura 3.2 – Estrutura de uma hierarquia de memória.



Fonte: Patterson e Henessy (2005).

Uma relação de compromisso é estabelecida entre desempenho, capacidade de armazenamento e custo, e esses fatores estão intrinsecamente relacionadas ao afastamento físico estabelecido entre a memória e o processador. Em função disso, níveis de hierarquia são definidos: *cache*, memória principal e armazenamento secundário (PATTERSON; HENESSY, 2005; SLOSS; SYMES; WRIGHT, 2004).

As memórias *cache* estão localizadas geralmente no interior do processador ou muito próximo a ele, sendo extremamente rápidas, porém, possuindo custo elevado. Nela ficam armazenados os dados manipulados mais recentemente pela CPU, assim como os que terão maior probabilidade de serem requisitados nas próximas instruções, definição que ocorre por predição, por meio de processo de localização espacial e temporal¹⁵ (PATTERSON; HENESSY, 2005).

Quanto maior a capacidade de armazenamento da memória *cache*, maior o volume de dados disponíveis; entretanto, maior esforço será exigido para a busca dessas informações. Consequentemente, a capacidade de armazenamento da memória *cache* é limitada (FEIJÓ, 2010).

A *cache* também é subdividida em níveis hierárquicos, criando uma hierarquia entre elas. A *cache* nível 1 está fisicamente mais próxima do processador, possuindo melhor desempenho, menor capacidade de armazenamento e custo mais elevado do que a *cache* nível 2 e assim sucessivamente (PATTERSON; HENESSY, 2005).

A memória principal constitui o nível seguinte na hierarquia do sistema de memórias, sendo acessada quando um dado não é encontrado no nível anterior. É composta de memórias de desempenho inferior as *cache* com tempos de acesso bem maior que elas. Nesse nível de hierarquia encontram-se as memórias RAM¹⁶ (PATTERSON; HENESSY, 2005).

Todas as memórias até o nível da RAM são voláteis, ou seja, elas perdem os dados armazenados, logo que a alimentação é desligada. Isso, obviamente, em muitas situações, não é uma propriedade desejada (FEIJÓ, 2010).

Para armazenar dados mesmo quando não há energia é feito uso da memória secundária, que representa mais um nível na hierarquia de

¹⁵ Localização espacial é a tendência a referenciar informações que estão próximas àquelas que foram acessadas recentemente. Localização temporal é a tendência a reutilizar informações acessadas recentemente (PATTERSON; HENESSY, 2005).

¹⁶ Do inglês *Random Access Memory*.

memória. A memória secundária é mais lenta, o tamanho é muito maior do que a RAM ou a *cache*, e o seu custo é bem inferior. Essas memórias, são ditas não voláteis (FEIJÓ, 2010).

Classificam-se como memórias secundárias os dispositivos como o disco rígido, que são acessados quando os dados requisitados não estão nem na memória *cache* nem na RAM (PATTERSON; HENESSY, 2005).

3.2.1.5. Dispositivos de Entrada/Saída (E/S)

Os dispositivos de E/S são as portas de comunicação de qualquer sistema computacional com o ambiente externo. No caso dos sistemas embarcados são as conexões de E/S que permitem a interação com o meio ao qual está integrado (DOBOLI; CURRIE, 2011; FEIJÓ, 2010). O volume de tais comunicações pode ser grande, e, de acordo com Doboli e Currie (2011), elas podem ocorrer por meio de três categorias de conexões de E/S: portas analógicas, portas digitais de uso geral e de uso específico.

As portas analógicas podem ser utilizadas para adquirir dados, como temperatura, umidade ou pressão, representadas por níveis de tensão elétrica, estando ligadas internamente a circuitos eletrônicos, como conversores analógicos digitais (A/D). As portas digitais de uso geral são empregadas para sinais digitais, podendo ser configuradas para entrada ou saída. Como porta digital de uso específico é possível citar os geradores de PWM¹⁷ e as interfaces de comunicação (DOBOLI; CURRIE, 2011).

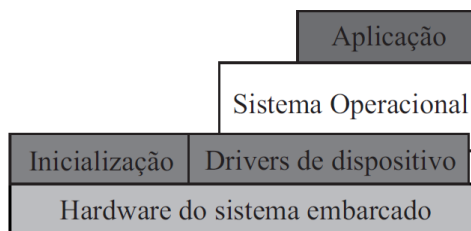
De modo geral, dentre os dispositivos de E/S, podem ser destacados: mostradores, sensores, atuadores e teclados (BALL, 2002).

3.2.2. Arquitetura de Software

Na figura 3.3 estão representadas quatro camadas típicas de *software* necessárias para controlar o *hardware* de um dispositivo embutido. Cada camada de *software* utiliza um nível mais alto de abstração para separar o código da aplicação do *hardware* (SLOSS; SYMES; WRIGHT, 2004).

¹⁷ Do inglês *Pulse Width Modulation*.

Figura 3.3 – Arquitetura de software de sistemas embarcados.



Fonte: Adaptado de Sloss, Symes e Wright (2004).

3.2.2.1. Inicialização

A inicialização, primeira parte do código a ser executada, realiza a preparação para carga do sistema operacional. Inicialmente, a memória é organizada, e, após uma etapa de diagnóstico o sistema operacional é carregado para a memória RAM (SLOSS; SYMES; WRIGHT, 2004).

3.2.2.2. Drivers de dispositivo

A camada denominada *drivers* de dispositivo ou *devices drives* é composta por um conjunto de módulos de *software*, implementados para fornecer os mecanismos necessários ao acesso de um dispositivo de E/S específico (OLIVEIRA; CARISSIMI; TOSCANI, 2001).

São os *device drivers* que possibilitam a comunicação do sistema operacional com os dispositivos de *hardware* (LAPLANTE, 2004).

3.2.2.3. Sistema operacional

O sistema operacional fornece a estrutura necessária para que os aplicativos sejam executados e que os recursos de *hardware* sejam acessados (OLIVEIRA; CARISSIMI; TOSCANI, 2001). Ele organiza os recursos do sistema: os periféricos, memória e tempo de processamento. Com o sistema operacional controlando esses recursos, eles podem ser utilizados de forma eficiente por diferentes aplicativos em execução (SLOSS; SYMES; WRIGHT, 2004).

Os sistemas operacionais podem ser classificados em duas categorias principais: sistemas operacionais em tempo real (RTOS – *Real-Time Operating System*) e sistemas operacionais de plataforma (LAPLANTE, 2004; SLOSS; SYMES; WRIGHT, 2004).

Os RTOS fornecem garantia de tempo de resposta do sistema a eventos, sendo que normalmente não possuem armazenamento secundário, devido ao tempo elevado de acesso aos mesmos (SLOSS; SYMES; WRIGHT, 2004).

Sistemas operacionais de plataforma exigem uma unidade de gerenciamento para operar com sistemas de memória de grande capacidade e tendem a dispor de armazenamento secundário (SLOSS; SYMES; WRIGHT, 2004).

Normalmente, sistemas embarcados são dotados de sistemas operacionais minimalistas, de forma que apenas os recursos necessários à aplicação sejam implementados (OLIVEIRA; CARISSIMI; TOSCANI, 2001).

3.2.2.4. Aplicação

A camada de aplicação é composta pelos programas executados em modo usuário, diferente dos programas do sistema operacional, que executam em modo supervisor e tem acesso total aos recursos do sistema operacional (SLOSS; SYMES; WRIGHT, 2004; TANENBAUM, 2010).

Um sistema embarcado pode ter várias aplicações rodando simultaneamente (SLOSS; SYMES; WRIGHT, 2004).

3.3. TECNOLOGIAS EMBARCADAS

Segundo Dias (2001), sistemas embarcados podem utilizar vários tipos de componentes programáveis, como microprocessadores, microcontroladores, DSP ou circuitos especializados, como ASIC¹⁸ e FPGA¹⁹. Ao contrário do mercado de computadores pessoais, que é basicamente dominado pelos processadores de arquitetura x86 dos fabricantes Intel ou AMD, sistemas embarcados utilizam amplamente as

¹⁸ Do inglês *Application Specific Integrated Circuit*.

¹⁹ Do inglês *Field-Programmable Gate Array*.

arquiteturas ARM, PowerPC²⁰, PIC²¹, 8051²², dentre outras.

Uma investigação acerca desses dispositivos embarcados foi realizada para definir qual deles apresentava maior número de vantagens no desenvolvimento do trabalho proposto, uma vez que todos, a princípio, poderiam ser aplicados. As tecnologias que se mostraram mais adequados foram ARM²³, DSP²⁴, dsPIC²⁵ e FPGA. Dentre essas, preponderaram as características da arquitetura ARM, principalmente pela possibilidade de execução de Sistema Operacional Linux, o que amplia possibilidades em termos de softwares e ferramentas de desenvolvimento (ARM, 2012).

Nas seções de 3.3.1 à 3.3.4, buscou-se destacar, de forma resumida, as principais características de cada arquitetura estudada.

3.3.1. DSP

O DSP é um dispositivo que possui uma arquitetura desenvolvida para efetuar operações e manipulações matemáticas de dados de sinais digitais de forma rápida, sendo capaz de gerar saídas em tempo real. Estas características do DSP permitem a implantação de algoritmos de controle com a flexibilidade de alteração dos parâmetros via software, fazendo com que os custos desta tecnologia passem a ser atrativos (CARDOSO, 2006). Em sua grande maioria, estes trabalham com as principais linguagens de programação, como Assembly, C e C++ (SMITH, 2012).

3.3.2. dsPIC

Os dsPIC tem alto desempenho e baixo custo. Tem seu uso indicado para aplicações como tratamento de sinal, acionamento de motores e automações de uso geral (MICROCHIP, 2012).

3.3.3. FPGA

A tecnologia FPGA corresponde a um chip programável, onde o

20 Do inglês *Performance Optimization With Enhanced RISC – Performance Computing*.

21 Do inglês *Peripheral Component Interconnect*.

22 O 8051 é parte de uma família de microcontroladores de 8 bits lançada pela Intel em 1977.

23 Do inglês *Advanced Reduced instruction set computing Machine..*

24 Do inglês *Digital Signal Processor*.

25 Do inglês *digital signal Peripheral Interface Controller*.

projetista pode descrever o comportamento ou a estrutura de um sistema e programar esse chip para funcionar como se fosse um hardware projetado fisicamente. Um único FPGA pode simular não apenas um processador simples, mas também outros circuitos de apoio, como controlador de vídeo, interface serial e assim por diante. O FPGA tem um custo maior que os chips desenvolvidos com tecnologia ASIC, em contrapartida insere uma maior flexibilidade no desenvolvimento dos sistemas embarcados (MEYER-BAESE, 2007).

3.3.4. ARM

Os microcontroladores e microprocessadores ARM são CPU de 32 *bits*, baseadas na arquitetura RISC²⁶. Os principais conceitos subjacentes a essa arquitetura são a simplicidade, baixo custo, pequeno consumo e modularidade (PEREIRA, 2007).

Diversas variações das CPU ARM estão disponíveis, diferenciadas pela versão da arquitetura e pela família às quais pertencem. Atualmente, a arquitetura ARM está na sétima versão, mas somente as versões 4 e posteriores se mantêm comercialmente. Uma breve descrição do que essas versões apresentam como características é encontrado em ARM (2012):

ARMv4T: acréscimo das instruções para manipulação de 16 *bits* e instruções de carga de 8 e 16 *bits* com extensão de sinal;

ARMv5TEJ: adição de novas instruções, como a contagem de zeros à esquerda e *breakpoint* por *software*, melhoria na interoperabilidade entre os modos ARM e *Thumb*²⁷ e inclusão de dois módulos de suporte à CPU: instruções avançadas de processamento digital de sinais e módulo de acelerador Java (*Jazelle*);

ARMv6 e ARMv6M: melhorias no suporte à memória, multiprocessamento e gerenciamento de exceções; inserção de instruções especiais para processamento de áudio e vídeo com a filosofia SIMD²⁸; introdução do modo *Thumb-2*, que aumenta a funcionalidade

26 Do inglês *Reduced Instruction Set Computing*. RISC é uma arquitetura de processadores que favorece um conjunto simples e pequeno de instruções que levam aproximadamente a mesma quantidade de tempo para serem executadas. Tem filosofia antagônica as arquiteturas denominadas de CISC – do inglês *Complex Instruction Set Computer* - que executam centenas de instruções complexas diferentes (PEREIRA, 2007).

27 O modo *Thumb* é um modo especial que transforma o processador ARM em um *core* 16 bits, aumentando o espaço disponível na memória de programa (ARM, 2012).

28 Do inglês *Single Instruction Multiple Data*. A tecnologia SIMD incrementa a capacidade de

do conjunto de instruções *Thumb* de 16 *bits*, incluindo diversas novas instruções, inclusive de 32 *bits*. Os ARM v6M são de alto desempenho e baixo custo.

ARMv7: a geração mais recente da arquitetura ARM é totalmente baseada na tecnologia *Thumb-2*, garantindo performances muito mais elevadas. Existem três variantes da versão 7: A – para alta performance; R – para aplicações de tempo real; M – para pequenas aplicações de baixo custo.

Quanto à funcionalidade, os processadores ou microcontroladores ARM podem ser classificados em seis séries, de acordo com ARM (2012):

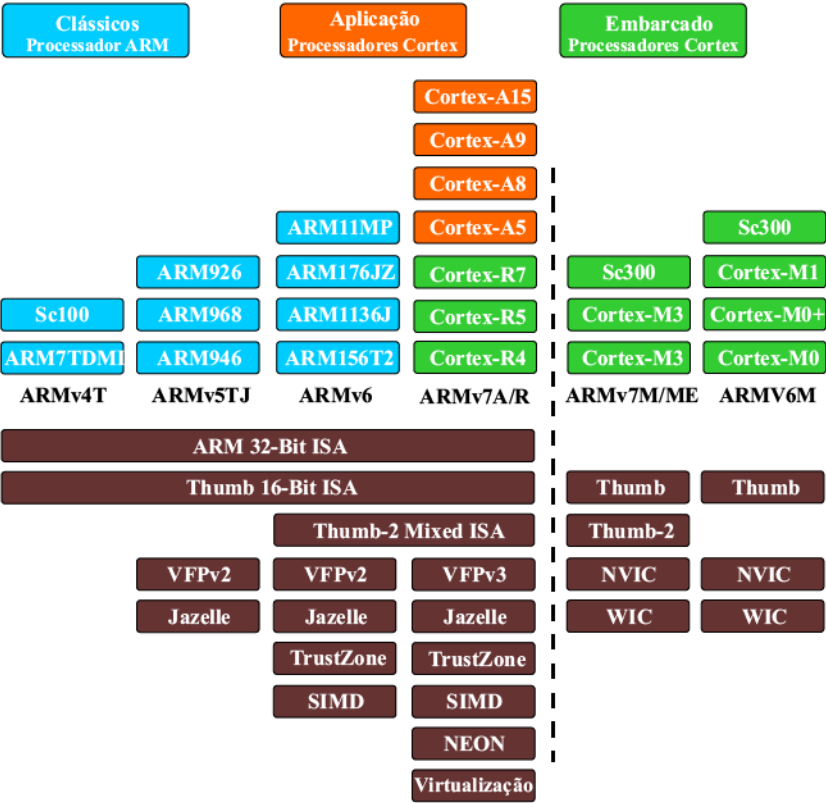
- Série Cortex-A: processadores de alto desempenho que permitem executar sistemas operacionais completos. São encontrados em *smartphones*, *notebooks* e televisores digitais, por exemplo.
- Série Cortex-R: projetados para uso em aplicações de tempo real, sendo capazes, dessa forma, de executar sistemas operacionais de tempo real;
- Série Cortex-M: otimizado para aplicações que fazem uso de microcontroladores;
- Série ARM7, ARM9 e ARM 11: denominados também de processadores clássicos, são de uso geral, possuindo baixo custo, com capacidades de processamento inferiores aos da série Cortex;
- Série SecureCore: utilizados em *Smart Cards*, cartões de crédito e outras aplicações que exigem requisitos maiores de segurança.
- Série FPGA: para aplicação em projetos baseados em arquitetura ARM, mas desenvolvidos em FPGA.

Na figura 3.4, estão representadas, resumidamente, versões da CPU ARM e suas características principais (ARM, 2012).

A respeito de características representadas na figura 3.4 ainda não abordadas nesta seção, cabe destacar (ARM, 2012):

processamento de SOC baseados em ARM sem incrementar o consumo de energia. As extensões SIMD são otimizadas para uma ampla gama de aplicações como codec de áudio e vídeo (ARM, 2012).

Figura 3.4 – Versões da CPU ARM.



Fonte: ARM (2012).

- a tecnologia VFP²⁹ é uma extensão de um coprocessador FPU para a arquitetura ARM;
- TrustZone fornece uma alternativa para incremento de núcleo de segurança adicional dedicado a um SOC, fornecendo dois processadores virtuais, apoiando controle de acesso baseado em *hardware*;

²⁹ Do inglês *Vector Floating Point*.

- NEON é uma tecnologia produzida para acelerar algoritmos de processamento multimídia, gráficos 2D/3D, jogos, áudio, processamento de voz e processamento de imagem. É uma extensão da tecnologia SIMD;

- virtualização se refere a implementação em hardware de suporte a máquinas virtuais;

- a unidade de gerenciamento de energia PMU³⁰ consegue por meio da WIC³¹ desligar a energia do processador, funcionalidade bastante útil para aplicação que requer baixíssimo consumo de energia;

- o NVIC³² está intimamente ligado ao núcleo do processador e tem a função de facilitar a manipulação de interrupções, fazer controle do gerenciamento de energia e implementar sistema de controle de registros.

3.4. CONSIDERAÇÕES

O capítulo anterior caracterizou o Sistema de Aceleração de Transitório (SAT), aplicado a bancada de ensaios de desempenho de compressores, fundamento para o sistema desenvolvido no âmbito deste trabalho.

O presente capítulo tratou dos aspectos relacionados aos sistemas embarcados. Na abordagem, foram apresentadas as características gerais desses sistemas e os aspectos relevantes de suas arquiteturas de *hardware* e *software*. Adicionalmente, destaque foi dado a tecnologia ARM, buscando apresentar a evolução e características das diversas famílias e versões dessa CPU.

ARM é uma arquitetura de processadores projetada para alto desempenho e baixo consumo. Entretanto, o mercado de processadores é bem amplo. Existem soluções em que se deseja desempenho e alta frequência de *clock*; em outras exige-se memória ou atendimento a eventos externos; adicionalmente, existem aquelas onde o acesso a periféricos deve ser facilitado. Por isso, os projetistas ARM definem por *hardware* diferentes famílias, cada uma voltada a um determinado nicho de aplicação.

O próximo capítulo tratará sobre aquisição e processamento digital de sinais. Serão discutidos os processos de amostragem,

30 Do inglês *Power Management Unit*.

31 Do inglês do inglês, *Wake-up Interrupt Controller*.

32 Do inglês *Nested Vectored Interrupt Controller*.

quantização e codificação de um sinal analógico, assim como será feita uma abordagem sobre transformada de Fourier e algoritmos de processamento associados.

4. AQUISIÇÃO E PROCESSAMENTO DIGITAL DE SINAIS

Transmissor, canal e receptor são elementos básicos que compõem um sistema de comunicação. O transmissor converte o sinal da mensagem produzido por uma fonte de informação para uma forma apropriada para ser transmitida por um canal. A função do receptor é operar no sinal recebido a fim de reconstruir uma forma reconhecível do sinal da mensagem original. Tal sistema de comunicação pode ser analógico ou digital, o que leva as operações de processamento do sinal de informação a serem implementadas de duas maneiras fundamentalmente diferentes: por meio de abordagem analógica ou abordagem digital (HAYKIN; VEEN, 2001).

A abordagem analógica foi predominante por muitos anos, permanecendo ainda como opção viável para muitas aplicações. A abordagem digital, consideravelmente mais complexa, depende essencialmente de várias transformações matemáticas, que são implementadas usando técnicas digitais (SHIN; HAMMOND, 2008).

O propósito deste capítulo é apresentar estudo com base em literatura disponível, sobre o processo de aquisição e digitalização de sinais analógicos e mostrar como podem ser empregadas ferramentas matemáticas, como a transformada de Fourier, para extração de componentes em espectros de frequência em um sinal.

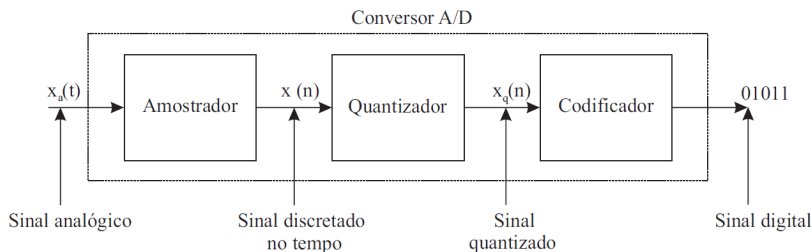
4.1. DIGITALIZAÇÃO DE SINAIS ANALÓGICOS

Muito sinais de interesse prático, como sinais biológicos, sísmicos, de radar, sonar e de comunicação como áudio e vídeo, são analógicos. Para processar sinais analógicos por meios digitais, é necessário primeiro convertê-los em formato digital, isto é, transformá-los em uma sequência de números com precisão finita. Este procedimento é chamado de conversão analógico digital (PROAKIS; MANOLAKIS, 2006).

O conversor analógico digital (A/D) é o dispositivo responsável por transformar um sinal de entrada, contínuo no tempo, em uma sequência de números, os quais representarão amostra desse sinal (KEHTARNAVAZ; KIM, 2005; SHIN; HAMMOND, 2008).

Na digitalização de um sinal, representada pela figura 4.1, três processos estão envolvidos: amostragem, quantização e codificação (PROAKIS; MANOLAKIS, 2006; SHIN; HAMMOND, 2008).

Figura 4.1 – Processos básicos de conversor A/D.



Fonte: Proakis e Manolakis (2006).

4.1.1. Amostragem

Por meio do processo de amostragem, um sinal analógico é convertido em uma sequência correspondente de amostras que, em geral, são espaçadas uniformemente no tempo (HAYKIN, 2004).

A amostragem uniforme, mostrada na figura 4.2, é a mais usada na prática, sendo descrita pela relação (PROAKIS; MANOLAKIS, 2006):

$$x(n) = x_a(nT) \quad -\infty < n < +\infty \quad (4.1)$$

onde: $x(n)$ é o sinal no tempo-discreto;
 $x_a(t)$ é sinal analógico;
 n é um número inteiro;
 T é o intervalo de amostragem.

A taxa de amostragem (F_s) é definida como sendo o inverso do intervalo de amostragem, dado por (PROAKIS; MANOLAKIS, 2006):

$$F_s = 1/T \quad (4.2)$$

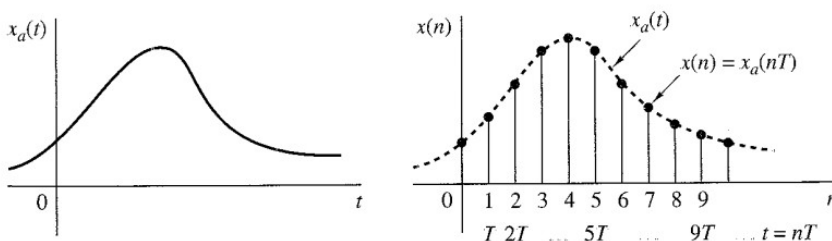
Para que o sinal original possa ser reconstruído após sua amostragem, é necessário que a frequência com que as amostras são obtidas seja maior ou, na pior das hipóteses, igual a duas vezes a

frequência do sinal. (UNSER, 2000).

Essa limitação é enunciada pelo teorema da amostragem de Nyquist-Shannon:

Se uma função $f(t)$ não contém frequências maiores que W ciclos por segundo, ela é completamente determinada, dando suas coordenadas em uma série de pontos espaçados de $1/(2W)$ segundos (SHANNON, 1998, p. 448).

Figura 4.2 – Amostragem periódica de um sinal analógico.



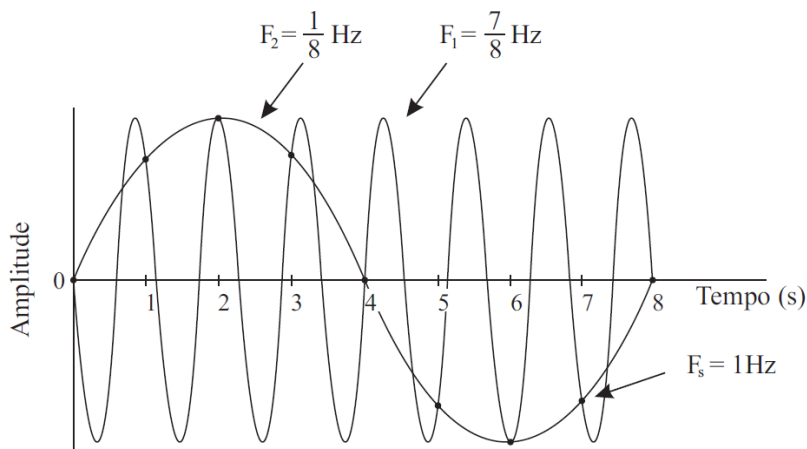
Fonte: Proakis e Manolakis (2006).

O intervalo de Nyquist de $1/(2W)$ segundos, ou seu recíproco, $2W$ amostras por segundo para um sinal de largura de faixa de W Hertz, chamado de taxa de Nyquist, é a menor taxa de amostragem permitida. Na prática a relação é muito maior que $2W$ (HAYKIN; MOHER, 2008).

Proakis e Manolakis (2006) apresentam uma situação, ilustrada na figura 4.3, onde o teorema da amostragem não é observado permitindo que duas funções senoidais possam ser produzidas pelo sistema de digitalização de uma mesma maneira, gerando um erro de identificação (*aliasing error*).

Para garantir que o sinal não contenha frequências superiores à de Nyquist³³, o mesmo deve passar por um filtro passa-baixa com corte nessa frequência, antes de ser amostrado (UNSER, 2000).

³³ Frequência de interesse mais alta contida no sinal.

Figura 4.3 – Efeito de *Aliasing*.

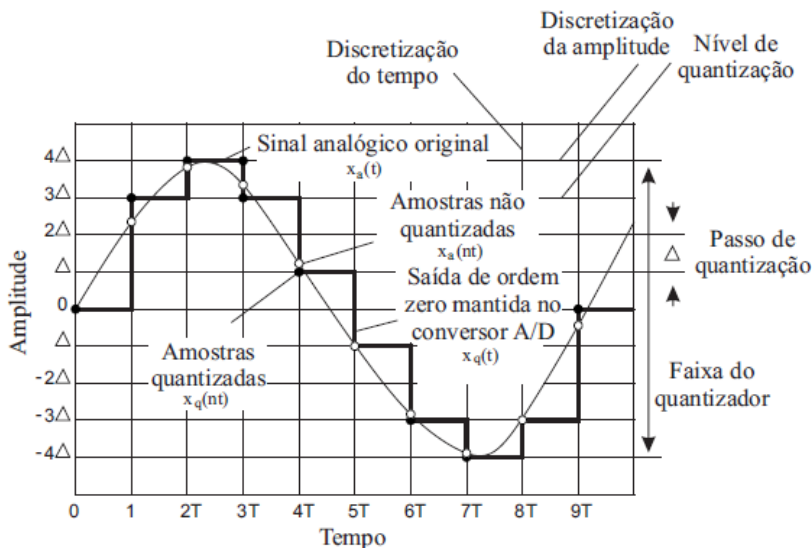
Fonte: Proakis e Manolakis (2006).

4.1.2. Quantização

As amplitudes dos dados resultantes do processo de amostragem, que pertencem a intervalo contínuo de valores, podem ser quantificados a partir de um conjunto finito de valores possíveis, denominados níveis de quantização, conforme ilustrado na figura 4.4 (PROAKIS; MANOLAKIS, 2006).

A quantidade de níveis a ser utilizada depende do número de bits usados para a codificação e o intervalo entre os níveis pode ser uniforme ou variar conforme a amplitude de interesse. O número de níveis é sempre obtido se fazendo 2^n , onde n é o número de *bits* utilizado. Assim, por exemplo, se $n = 8$ bits é possível representar 256 valores diferentes (PROAKIS; MANOLAKIS, 2006).

Figura 4.4 – Amostragem e quantização de um sinal senoidal.



Fonte: Proakis e Manolakis (2006).

O processo de discretização introduz erros na decodificação do sinal, pois cada amostra será recuperada não pelo seu valor original, mas pelo valor associado ao número do intervalo de quantização (PROAKIS; MANOLAKIS, 2006).

4.1.3. Codificação

Nesta etapa os valores quantizados são codificados em seqüências de *bits* (PROAKIS; MANOLAKIS, 2006).

O processo de conversão A/D assume um valor binário para cada nível de quantização, portanto se existem L níveis são necessários pelo menos L diferentes números binários. Com tamanho de palavra de n bits é possível criar 2^n diferentes números binários, então $2^n \geq L$, ou de forma equivalente, $n \geq \log_2 L$. Por isso o número de bits requerido em um codificador é o menor número inteiro maior ou igual a $\log_2 L$ (PROAKIS; MANOLAKIS, 2006).

Geralmente quanto maior a frequência de amostragem e o número de *bits* usados para codificação, maior é o custo dos conversores A/D (PROAKIS; MANOLAKIS, 2006).

4.2. REPRESENTAÇÃO NO DOMÍNIO DE TEMPO E DA FREQUÊNCIA

Um sinal elétrico proveniente de um transdutor permite obter muitas informações sobre o fenômeno físico que o originou. Porém a representação da amplitude instantânea como função do tempo muitas vezes impede que se retire conclusões aplicáveis acerca da solução de um determinado problema. Por isso foram desenvolvidos outros métodos de análise como de domínio da frequência - onde as amplitudes passam a ser função da frequência. Torna-se necessário, então, a conversão de um conjunto de dados que tem sua representação no domínio do tempo para sua representação no domínio da frequência. (PROAKIS; MANOLAKIS, 2006). A transformada de Fourier é uma ferramenta matemática que possibilita essa conversão. A transformada inversa de Fourier, por sua vez, faz o contrário, transformando a representação no domínio da frequência de volta ao domínio do tempo (HAYKIN; VEEN, 2001).

A transformada de Fourier, de acordo com Demay (2008), constitui um dos métodos propostos para medição de rotação de motores de indução associados a compressores herméticos, aplicação direta deste trabalho.

As equações (4.2) e (4.3) são utilizadas, respectivamente, para definir a transformada de Fourier e sua inversa para sinais não-periódicos de tempo contínuo:

$$X(j\omega) = \int_{-\infty}^{\infty} x(t) e^{(-j\omega t)} dt \quad (4.2)$$

$$x(t) = \frac{1}{2\pi} \int_{-\infty}^{\infty} X(j\omega) e^{(j\omega t)} d\omega \quad (4.3)$$

Onde: $X(j\omega)$ é o sinal no domínio da frequência;
 $x(t)$ é sinal no domínio do tempo;

j é a representação do número imaginário;
 ω é a frequência (em rad/s);
 t é o tempo.

4.2.1. Transformada Discreta de Fourier (DFT)

No domínio de tempo discreto a transformada de Fourier passa a se intitular transformada discreta de Fourier (DFT³⁴), onde a integração na equação (4.2) é substituída por um somatório, conforme mostra a equação (4.4) (PROAKIS; MANOLAKIS, 2006; HAYKIN; VEEN, 2001).

$$X_k = \sum_{n=0}^{N-1} x(n) e^{-j2\pi kn/N} \quad k=0,1,2,\dots,N-1 \quad (4.4)$$

Onde: X_k é o sinal discretizado no domínio da frequência;
 $x(n)$ são os valores digitalizados da função, equidistantes no tempo, que representam a amostra temporal.
 j é a representação do número imaginário;
 N é o número de amostras;
 t é o tempo (discreto).

Dessa forma, a versão discreta da transformada de Fourier pode ser determinada por computadores, porém, com custo de cálculo muito alto. Para o cômputo da equação (4.4) são necessários $2n^2$ multiplicações (JAYASUMANA; LOEFFLER, 1987).

4.2.2. Transformada Rápida de Fourier (FFT)

O alto custo computacional para processamento da DFT demandou o desenvolvimento de algoritmos mais eficientes, capazes de diminuir o número de operações de ponto flutuante, reduzindo dessa forma as necessidades de *hardware* para sua execução (ALLEN; MILLS, 2004).

Na década de 1960, Cooley e Tukey implementaram um algoritmo eficiente para cálculo da DFT e a sua inversa, que recebeu o nome de transformada rápida de Fourier (FFT³⁵). A execução desse

34 Do inglês Discrete Fourier transform.

35 Do inglês Fast Fourier transform.

algoritmo envolve $4N(\log_2 N)$ multiplicações, ou seja, é de esforço computacional bem menor do que o empregado na resolução de uma DFT, diretamente por sua definição utilizando a equação 4.3 (JAYASUMANA; LOEFFLER, 1987).

O algoritmo de FFT de Cooley-Tukey divide a sequência do conjunto dos $x(n)$ pontos digitais que representam o sinal no tempo em um número de sequências menores. Em vez de calcular a DFT da sequência original usando a equação 4.3, ela é calculada para cada uma das sequências menores, que depois são combinadas de forma a se chegar a DFT da sequência original $x(n)$ (AUSLANDER; JOHNSON; JOHNSON, 1996; JAYASUMANA; LOEFFLER, 1987).

Posteriormente foram desenvolvidas várias outras implementações eficientes para cálculo da DFT, como a FFT por dizimação no tempo (do inglês *decimation-in-time*) que decompõe a sequência de tamanho $x(n)$ do conjunto dos pontos digitais que representam o sinal no tempo em sequências sucessivas menores, e a FFT por dizimação em frequência (do inglês *decimation-in-frequency*) que usa todas as dimensões do mesmo tamanho, calculando uma DFT de tamanho N , em termos de duas DFT de tamanho $N/2$ (PROAKIS; MANOLAKIS, 2006).

Em microprocessadores atuais, a preocupação de minimizar o número de operações de ponto flutuante executadas por um algoritmo na resolução de uma FFT é muito menos importante do que costumava ser. A interação com o *pipeline*³⁶ do processador e a hierarquia de memória apresenta um maior impacto no desempenho. Dessa forma, é preciso conhecer os detalhes de uma arquitetura de computador, a fim de projetar um algoritmo rápido (FRIGO; JOHNSON, 1998).

Frigo e Johnson (1998) propuseram um algoritmo que ajusta o cálculo da FFT automaticamente a um hardware específico, produzindo desempenho significativamente melhor que os algoritmos até então disponíveis. Tal programa é denominado FFTW³⁷, o qual é uma sub-rotina implementada como biblioteca da linguagem C, preparada para calcular a DFT em uma ou mais dimensões, de tamanho de entrada arbitrário, e de dados reais e complexos (FFTW, 2012).

36 Pipeline é uma técnica de implementação de processadores que permite a sobreposição temporal das diversas fases de execução de instruções (PATTERSON; HENESSY, 2005).

37 Do inglês *Fastest Fourier Transform in the West*.

4.3. CONSIDERAÇÕES

O capítulo anterior efetuou abordagem acerca dos sistemas embarcados, apresentando as características principais dos mesmos em nível de *hardware* e *software*. Nesse contexto, a tecnologia ARM foi investigada, visando aplicação no âmbito deste trabalho.

No capítulo atual, foi apresentado um breve resumo sobre as técnicas capazes de transformar sinais analógicos em sinais digitais, possibilitando interpretação desses dados por programas de computadores.

A necessidade de converter o conjunto de dados adquiridos, que tem sua representação no domínio do tempo para sua representação no domínio da frequência, levou a investigação da transformada de Fourier, método matemático valioso na análise espectral, permitindo decompor um sinal nas suas componentes de frequência.

No escopo desse trabalho, onde se utiliza sistemas embarcados, e portanto, se tem restrições de processamento e armazenamento, a utilização de algoritmos eficientes de FFT é de extrema relevância, sob risco de não se atingir os requisitos de projeto propostos.

O próximo capítulo trata sobre as etapas de desenvolvimento do sistema microprocessado para diminuição do tempo de transitório de bancadas de ensaio usando o método da injeção de corrente contínua.

5. PROJETO E DESENVOLVIMENTO DO SISTEMA

Conforme apresentado na seção 2.3, a inserção de uma componente contínua, de grande intensidade, à alimentação alternada do motor de um compressor produz aumento das perdas elétricas, provocando maior aquecimento dos enrolamentos associados (SCUSSEL, 2006). Esse método é útil para otimizar o uso de bancadas de ensaio de desempenho de compressores, pois diminui o tempo necessário para que as grandezas de interesse atinjam condições previstas de estabilidade.

Visando aplicação do método em empresas dos setores Silveira (2010) propôs o emprego de alternativa economicamente atraente, diante dos equipamentos comercialmente disponíveis. No contexto, desenvolveu o Sistema de Aceleração de Transitório (SAT), composto por uma fonte de corrente contínua, de baixo custo, capaz de ser conectada em série a uma fonte de corrente alternada, e recursos que permitem estimar a temperatura do enrolamento principal do compressor, por meio da medição de sua resistência elétrica, sem a necessidade da interrupção da corrente de carga.

O sistema implementado por Silveira (2010) requer a utilização de uma placa de aquisição proprietária, além de um computador pessoal com o programa Labview (NI, 2012a) instalado, sendo que o software desenvolvido para efetuar as medições e atuações necessárias é desenvolvido nessa plataforma.

Uma vez que na proposta deste trabalho, parte do processamento realizado pelo PC³⁸ passa a ser feito por um sistema embarcado, as restrições impostas referentes a redução da capacidade de processamento e armazenamento de dados explicitadas na seção 3.2 têm que ser consideradas.

Os capítulos anteriores são resultado da investigação técnica e científica relacionada às teorias e aos recursos subjacentes ao desenvolvimento de sistema de aceleração de transitório a partir de uma plataforma de *hardware* e *software* embarcada. Neste capítulo são apontadas as estratégias utilizadas no projeto de tal sistema, sendo apresentadas as várias etapas envolvidas até a obtenção do dispositivo almejado.

38 Do inglês *Personal Computer*.

5.1. VISÃO GERAL DO SISTEMA

5.1.1. CENÁRIO ATUAL

A plataforma atual, na qual é realizado o aquecimento acelerado dos compressores herméticos a partir da injeção de corrente contínua, pode ser representada pela figura 5.1.

O PC com Labview executa o *software* de controle descrito na seção 2.3.3. Por intermédio de uma placa de aquisição de sinais (DAQ) são enviados sinais digitais, necessários para o controle do SAT, e sinal analógico, referência para circuito de controle do TCA785, também interno ao SAT. A alteração dessa tensão provoca variação no ângulo de disparo dos tiristores, que constituem uma ponte retificadora, mudando o valor médio da tensão aplicada ao compressor.

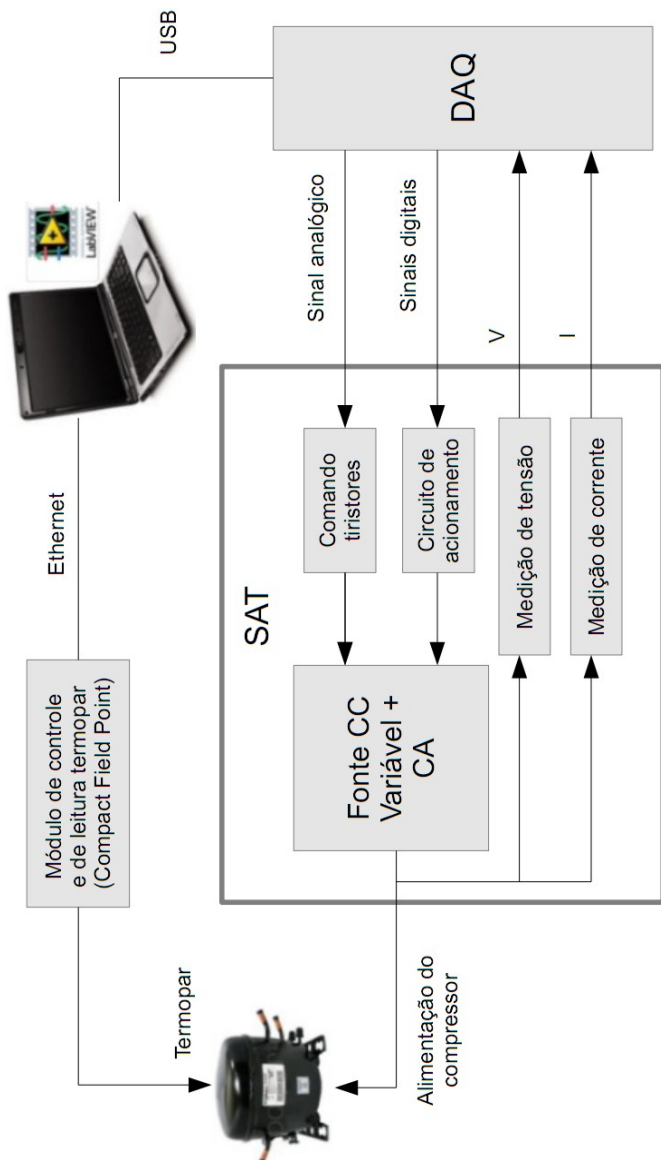
As condições monitoradas durante o funcionamento do programa incluem, entre outras, a informação de escorregamento do motor do compressor e da temperatura do enrolamento principal do motor de indução associado. Tais informações são processadas no PC, a partir da medição do sinal de corrente de alimentação do compressor e da tensão e da corrente CC injetadas no mesmo. Adicionalmente, faz-se necessário conhecer a temperatura do corpo do compressor, que é medida via termopar e adquirida por meio do equipamento *Compact Field Point*, fabricado pela empresa National Instruments (NI, 2012b). O módulo de controle (CFP2020) deste equipamento é necessário para a comunicação do sistema de medição de temperatura com o *software* do PC que realiza a aquisição de dados.

5.1.2. CENÁRIO PROPOSTO

Considerando a utilização de dispositivo embarcado, propõe-se estabelecer cenário para a plataforma de aquecimento acelerado de compressores com injeção de corrente contínua, o qual está representado na figura 5.2.

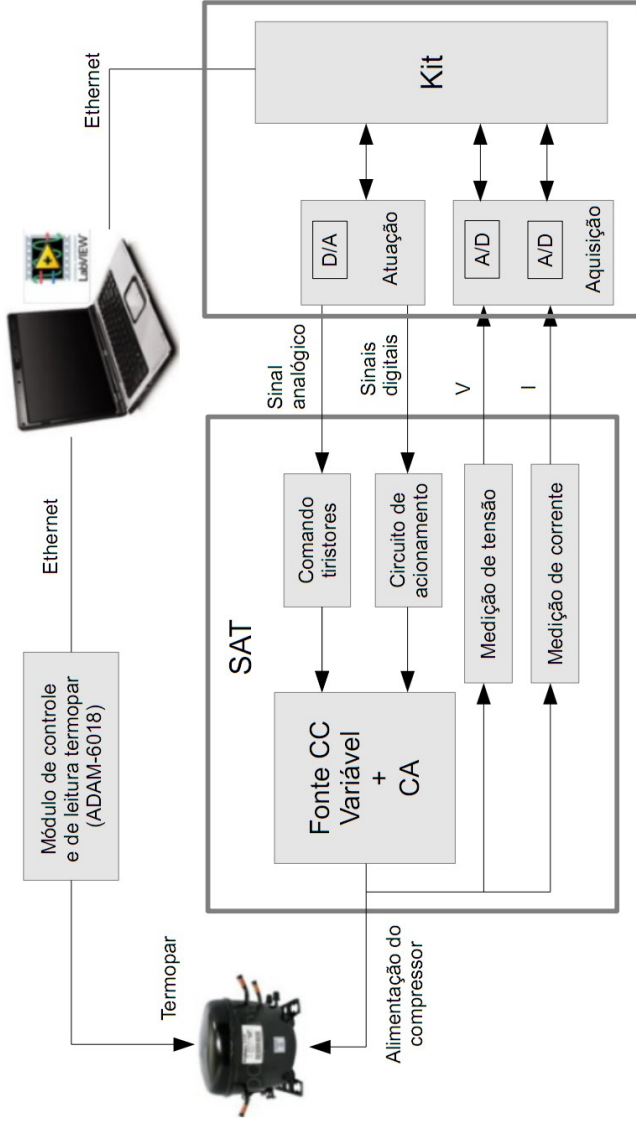
Na configuração apresentada (figura 5.2), a maior parte do processamento (cálculo resistência do enrolamento, da frequência rotacional do compressor e cômputo dos valores de tensão e corrente eficazes) passa a ser realizado no dispositivo embarcado, mantendo-se no PC software de supervisão e controle.

Figura 5.1 – Cenário atual para aquecimento acelerado de compressores com injeção de corrente contínua.



Fonte: Autor

Figura 5.2 – Visão geral da plataforma de aquecimento acelerado de compressores com injeção de CC com uso de dispositivo embarcado.



Fonte: Autor.

O programa de controle do SAT executa em Labview e, atua em rede, estabelecendo comunicação com um módulo de aquisição para obtenção da temperatura do corpo do compressor.

A placa de aquisição da National Instruments deixa de ser utilizada. Os valores de tensão e corrente medidos pelo SAT passam a ser lidos por uma placa de aquisição de dados desenvolvida com dois canais de conversão A/D, para se comunicarem via interface SPI³⁹ com o dispositivo embarcado. Da mesma forma, o sinal de referência usado no circuito de controle do TCA785 passa a ser gerado por conversor D/A, também desenvolvido.

Os sinais digitais de controle do SAT também passam a ser gerados a partir do dispositivo embarcado.

A atuação em rede Ethernet, permite que um mesmo microcomputador controle diversas plataformas de aquecimento de forma remota, situação representada na figura 5.3.

As seções 5.2 e 5.3 descrevem com detalhes o desenvolvimento da plataforma de aquecimento acelerado de compressores, considerando o uso de dispositivo embarcado.

5.2. PLATAFORMA DE HARDWARE

5.2.1. Kit de Desenvolvimento Embarcado

5.2.1.1. Dispositivos avaliados

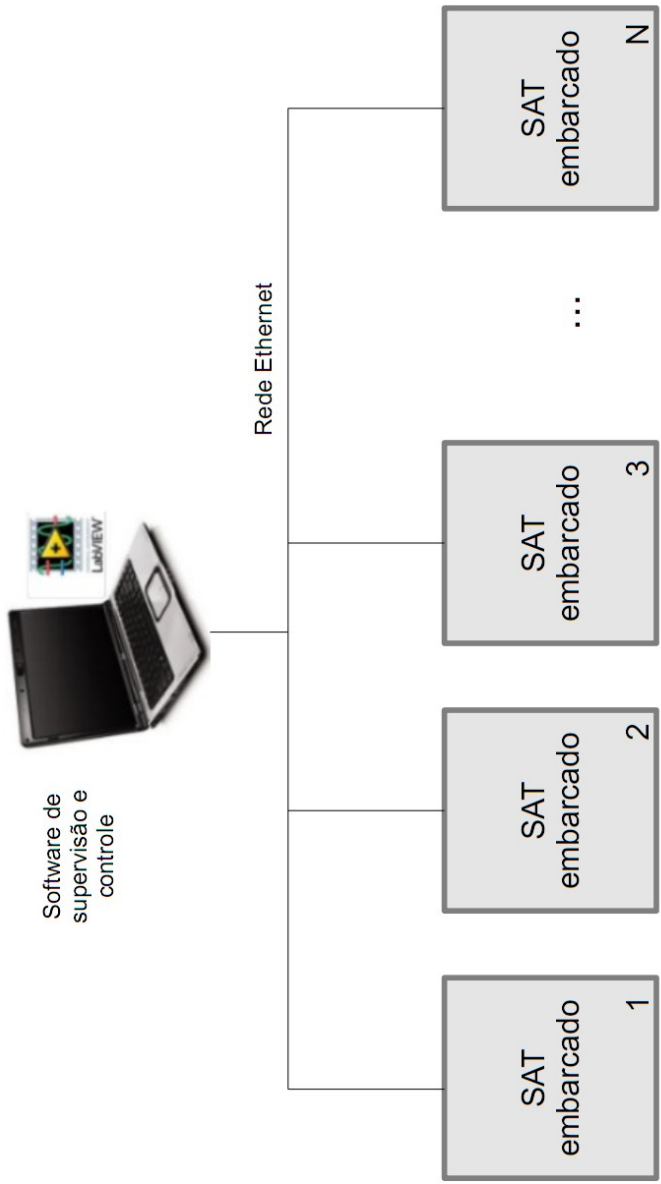
Foi considerado, inicialmente, o uso de kit de desenvolvimento, ou placa de avaliação, baseado em microcontrolador com tecnologia ARM, passível de ser programado via Labview.

O interesse no Labview se justifica pelos benefícios que o software oferece de integração com instrumentação tradicional de bancada normalmente encontrada nos laboratórios de pesquisa, como é o caso do Laboratório de Metrologia e Automação (Labmetro), da UFSC. Aliado a isso, tal software é bastante difundido entre o grupo de pesquisadores ao qual esse projeto está vinculado.

A viabilidade de usar ARM programado via Labview é teoricamente garantida pela existência de um módulo adicional do Labview desenvolvido, pela empresa National Instruments (NI) em

³⁹ Do inglês *Serial Peripheral Interface*.

Figura 5.3 – Representação do controle simultâneo de múltiplas bancadas.



Fonte: Autor.

parceria com a ARM, denominado *Embedded Module for ARM Microcontrollers*.

O módulo para ARM inclui *drivers* para Labview que tornam possível programar graficamente os componentes do microcontrolador, incluindo as entradas e saídas analógicas e digitais. Poucos modelos de kits de desenvolvimento ARM se tornam disponíveis quando da instalação do módulo, sendo gerada na inicialização de um novo projeto no Labview a opção de escolha do kit MCB2370 com um processador NXP da família ARM 7 ou um Stellaris LM3S8962 com um Microprocessador Luminary baseado no processador Cortex-M3. Tais kits de desenvolvimento não satisfazem os requisitos do projeto em nível de hardware. O Stellaris LM3S8962, por exemplo, possui 64 KB de memória SRAM⁴⁰ e 256 KB de memória flash, como características de armazenamento de dados, o que limita consideravelmente as possibilidades de aplicação. Um programa simples, utilizando um bloco para resolução FFT, disponível no Labview, é suficiente para exceder a quantidade de memória RAM disponível no kit.

Um outro kit de desenvolvimento avaliado foi o modelo phyCore-LPC3180, do fabricante PHYTEC. Sua capacidade de armazenamento e processamento de dados é superior ao Stellaris LM3S8962, sendo dotado de um núcleo ARM9, com coprocessador de ponto flutuante integrado, 16 MB de memória SDRAM⁴¹ e 64 MB de NAND-flash. Nesse cenário se manteria a possibilidade de programação de um dispositivo embarcado através de Labview, porém, um dos problemas encontrados que inviabilizou sua utilização dentro da perspectiva de uso de programação gráfica foi a dificuldade de porte do mesmo para o módulo ARM do Labview.

A NI (NI, 2013) disponibiliza um roteiro em forma de tutorial, que descreve o processo de incorporação da placa phyCore-LPC3180 ao módulo ARM do Labview. De acordo com esse documento os passos básicos necessários para a inclusão da placa ao Labview requerem o porte do *RTX Real-Time Kernel* e a integração com o módulo *Real-Time Agent* para depuração. Posteriormente é criado o alvo em Labview e incorporado à cadeia de ferramentas do compilador da Keil⁴², sendo então desenvolvidos os periféricos e *drivers* de entrada e saída.

40 Do inglês *Static Random Access Memory*.

41 Do inglês *Synchronous Dynamic Random Access Memory*.

42 Os produtos Keil™ para ARM incluem compiladores C/C++, depuradores, ambientes integrados, RTOS, além de placas de avaliação (KEIL, 2013).

O tutorial disponível é desenvolvido sobre o Labview 8.5, uma versão antiga do software, sobre a qual a NI não vende mais licenças de uso. Uma versão desatualizada do compilador Keil também é utilizada nessa documentação.

Testes de porte com as versões 2009, 2010 e 2011 do Labview não foram bem-sucedidos, o que refletiu em mudança de abordagem, na forma de programação do sistema, demandando a busca por um novo kit de desenvolvimento embarcado.

Avaliou-se a *Single Board Computer*⁴³ TS-7200, fornecida pela Technologic Systems, baseada no Cirrus EP9302 - uma CPU ARM9 de 200 MHz com MMU e suporte a Sistema Operacional Linux. Como características de armazenamento, a TS-7200 possui 32 MB de memória SDRAM e 8 MB de flash. Na avaliação dessa plataforma, porém, o tempo de execução de algoritmo de FFT foi muito superior ao limite estabelecido como requisito de projeto. A implementação do algoritmo de Cooley-Tukey foi executada na TS-7200 em aproximadamente 12 s; enquanto tal grandeza deveria ser obtida a cada 480 ms, conforme discutido em 2.3.3.4.

Uma possível diminuição do tempo de execução se daria com o uso do programa FFTW, apresentado em 4.2.2, porém, os pacotes que contêm as dependências para instalação do mesmo não são possíveis de serem instalados no TS-Kernel⁴⁴, pelo fato dele estar baseado na versão 2.4.26 do kernel Linux e não ser atualizável. Essas questões inviabilizaram o uso da TS-7200 levando à avaliação de uma outra plataforma embarcada, a BeagleBoard.

5.2.1.2. Dispositivo adotado

Produzida pela Texas Instruments em parceria com a Digi-Key, a BeagleBoard é também uma *Single Board Computer* que apresenta todas as funcionalidades de um computador de propósito geral básico.

Baseada no OMAP3530, um SOC fabricado pela Texas Instruments que inclui uma CPU Cortex-A8, a BeagleBoard pode executar sistemas operacionais completos portados para ARM, incluindo o Linux.

43 Uma Single Board Computer é um computador completo construído sobre uma única placa de circuito, com o microprocessador, memória, E/S e outras características exigidas de um computador funcional.

44 Kernel linux customizado pela fabricante da placa, a Technologic Systems.

O projeto da BeagleBoard foi desenvolvido na perspectiva de aplicação em universidades, como ferramenta educacional para ensino de sistemas embarcados, sendo a plataforma totalmente aberta – *open hardware* e *open source* (BEAGLEBOARD, 2012).

Algumas características como a alta flexibilidade para uso em aplicações diversas, consumo eficiente de energia e custo reduzido, tornaram a BeagleBoard base para uma grande quantidade de projetos. A lista de desenvolvimento disponível, conta com quase 300 projetos registrados em variadas áreas, como automação, robótica e telecomunicações, entre outras (BEAGLEBOARD, 2012).

Outro fator que corroborou para a escolha da BeagleBoard como plataforma de *hardware* embarcada a ser utilizada, foi o fato do algoritmo FFTW possuir implementação otimizada para as tecnologias SIMD e NEON, as quais estão presente nas CPU ARM Cortex-A8.

5.2.2. Placa de Aquisição de Dados

A necessidade de trabalhar com níveis reduzidos de incerteza nas medições da resistência do enrolamento, e frequência rotacional dos motores dos compressores, implica adquirir os sinais de tensão e corrente, entre os terminais do compressor, com elevado nível de resolução e alta taxa de amostragem.

O sistema de aceleração de transitório foi projetado para operar com frequência de aquisição de 50 kHz e 16 bits de resolução, ao realizar as medidas de tensão e corrente contínuas utilizadas no cálculo da resistência do enrolamento.

Da mesma forma, na medição da frequência rotacional do compressor o sinal de corrente também é amostrado com frequência elevada, no caso 25 kHz, sendo mantido os 16 bits de resolução.

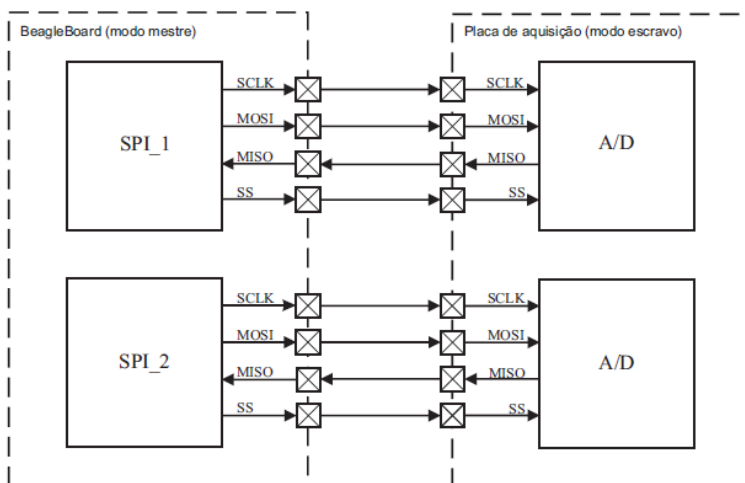
Para atender aos requisitos apresentados, optou-se pelo uso do ADS8509, produzido pela Texas Instruments, indicado para aplicações de instrumentação. O ADS8509 (TI, 2012) é um conversor de aproximações sucessivas com características que incluem resolução de 16 bits, capacidade de amostragem de até 250 kHz e faixas de entrada selecionáveis de 4 V, 5 V, 10 V, $\pm 3,33$ V, ± 5 V e ± 10 V.

A placa de aquisição foi, então, construída com base no conversor ADS8509, com dois canais idênticos, permitindo adquirir dados de tensão e corrente, pois, para os valores de resistência do enrolamento, faz-se necessário obter os sinais simultaneamente.

A interface da placa de aquisição com a BeagleBoard ocorre via barramento SPI (MICROCHIP, 2013), que utiliza protocolo de dados seriais síncronos, para comunicação.

A comunicação SPI opera com mecanismo de controle de acesso do tipo mestre escravo. Nesse caso, a BeagleBoard é configurada como dispositivo mestre e, a placa de aquisição é o dispositivo escravo. A figura 5.4 destaca a interface de sinais da comunicação SPI entre a placa de aquisição e a BeagleBoard.

Figura 5.4 – Interface de conexão de sinais SPI entre a BeagleBoard e a placa de aquisição.



Fonte: Autor.

A comunicação é realizada efetivamente por meio de três conexões:

MISO – onde os dados são enviados do escravo para o mestre;

MOSI – onde os dados vão do mestre para o escravo;

SCLK – sinal de sincronização para transmissão de dados entre o mestre e o escravo.

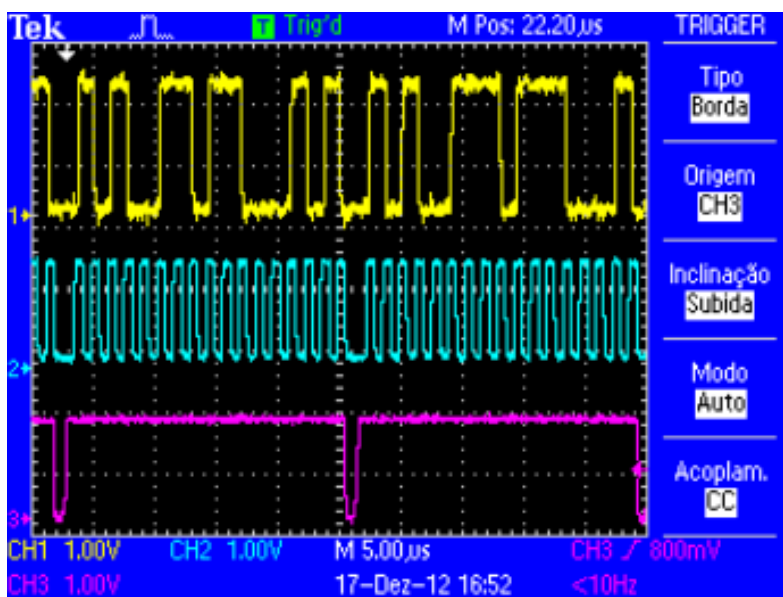
Existe ainda um outro pino, denominado SS⁴⁵, que seleciona qual dispositivo escravo receberá os dados, caso existam mais de um.

⁴⁵ Do inglês *Slave Select*.

A frequência de aquisição do sinal é gerada pela BeagleBoard no pino MOSI. Enquanto o sinal no pino MOSI está em estado alto, ocorre o envio de 17 pulsos de *clock* pela BeagleBoard no pino SCLK. Como cada leitura do conversor A/D tem tamanho de 2 bytes, para cada um dos 16 primeiros pulsos de clock é recebido um bit no pino MISO, enviado pelo conversor A/D. O décimo sétimo bit é adicionado na mensagem a fim de garantir o sincronismo da mesma. Esse bit é desprezado na comunicação, uma vez que o conversor A/D trabalha com 16 bits.

A figura 5.5 ilustra envio da leitura de uma conversão A/D para a BeagleBoard via comunicação SPI, monitorada em osciloscópio.

Figura 5.5 – Comunicação SPI entre a BeagleBoard e o A/D.



Fonte: Autor

Os dados enviados do conversor A/D para a BeagleBoard estão representados na forma de onda do alto da figura 5.4, correspondente ao canal 1 do osciloscópio.

A medida do sinal SCLK é mostrada no canal 2 (forma de onda

intermediária). A BeagleBoard utiliza frequência padrão de *clock* de 48 MHz para o barramento SPI, que pode ser dividida por um dos 16 valores mostrados na coluna “Divisor” da tabela 5.1. Logo, o sinal SCLK pode assumir uma das frequências constantes na coluna “Frequência de *Clock*” da tabela. No exemplo da figura 5.5, o sinal SCLK tem frequência de 750 kHz.

A forma de onda representada pelo canal 3 (parte de baixo da figura 5.5) caracteriza a medida da frequência de aquisição do sinal, gerada no pino MISO. A frequência desse sinal é aproximadamente dezessete vezes menor que a frequência do sinal SCLK.

Tabela 5.1 – Possíveis valores de clock SPI para BeagleBoard operando como mestre.

Divisor	Frequência de <i>clock</i>
1	48 MHz
2	24 MHz
4	12 MHz
8	6 MHz
16	3 MHz
32	1,5 MHz
64	750 kHz
128	375 kHz
256	~187 kHz
512	~ 93,7 kHz
1024	~ 46,8 kHz
2048	~ 23,4 kHz
4096	~11,7 kHz
8192	~5,8 kHz
16384	~2,9 kHz
32768	~1,5 kHz

Fonte: Autor.

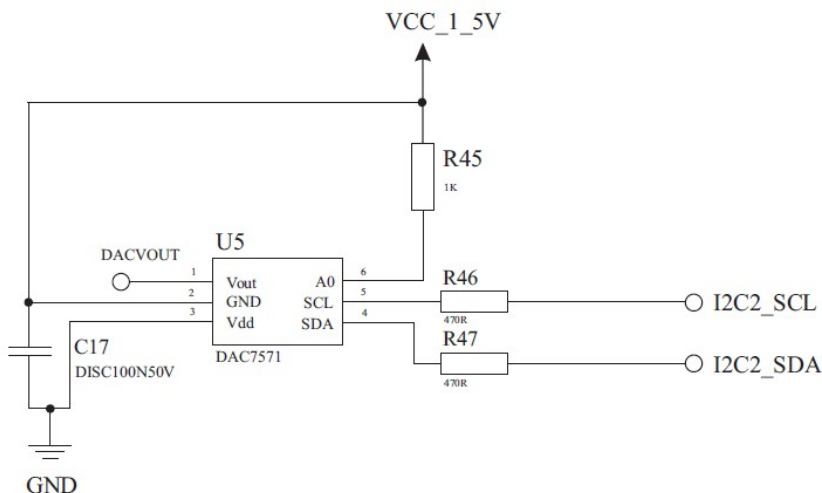
5.2.3. Conversor D/A

Para gerar o sinal de referência do circuito integrado (CI) TCA785 usado no circuito de controle dos tiristores, a partir da BeagleBoard, faz-se necessário empregar um conversor digital-

analógico (D/A).

Optou-se pelo conversor DAC7571, fabricado pelas Texas Instruments, configurado para comunicar com a BeagleBoard via barramento I²C, como mostra a figura 5.6.

Figura 5.6 – Diagrama esquemático do conversor D/A.

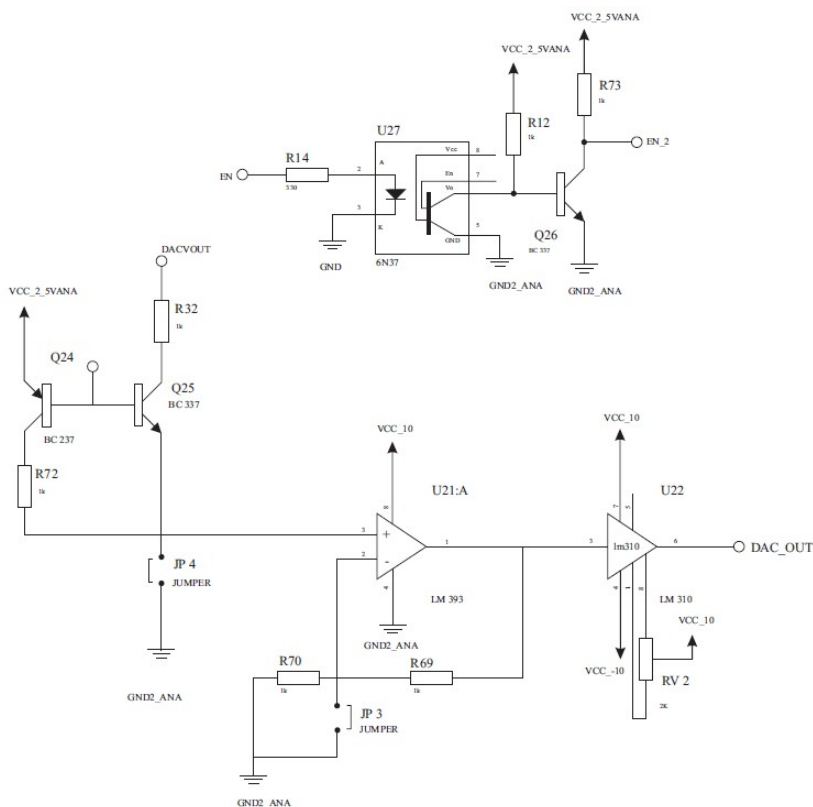


Fonte: Autor.

O barramento I²C (NXP, 2012) consiste de dois sinais (SDA e SCL na figura acima) que permitem a comunicação bi-direcional entre o dispositivo que atua como mestre e o dispositivo escravo, respectivamente, a BeagleBoard e o DAC7571.

O valor de tensão aplicado como referência ao CI TCA785 deve variar entre 0 e 10 V, garantindo-se inicialmente esse valor próximo ao limite superior, para evitar que os tiristores entrem em condução imediatamente quando o circuito é ligado, o que acarretaria em uma injeção indevida de CC no compressor. Em função disso, o circuito da figura 5.7 é aplicado para condicionamento do sinal.

Figura 5.7 – Condicionamento do sinal de saída do conversor D/A.



Fonte: Autor

Inicialmente, o sinal EN^{46} – proveniente da GPIO⁴⁷ da BeagleBoard – está em nível lógico baixo, o que implica EN_2 em nível lógico baixo também. Nessa situação, o transistor Q24 conduz, aplicando 5 V (valor de VCC_2_5VANA) na entrada do AMPOP LM393 (U21:A). Esse AMPOP está configurado como um multiplicador de tensão com fator dois, portanto, fornecendo como saída o dobro da

⁴⁶ Do inglês *Enable*.

⁴⁷ Do inglês *General Purpose Input/Output*.

tensão de entrada.

O sinal EN somente assume nível lógico baixo quando o DAC7571 já possui o seu valor ajustado, permitindo que o valor DACVOUT seja multiplicado por dois no AMPOP LM393 (U21:A) e aplicado a saída (DAC_OUT). DAC_OUT terá, portanto, valor de tensão sempre na faixa entre 0 e 10 V.

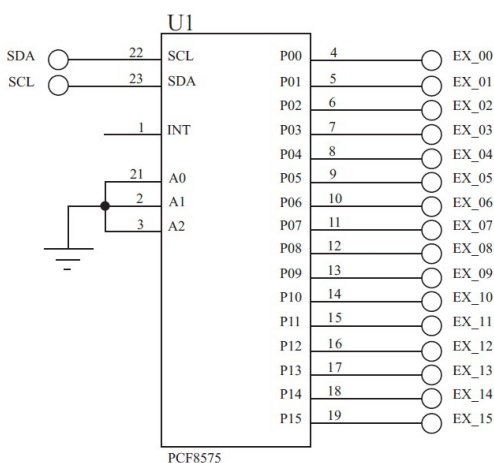
O AMPOP LM 310 (U22), assim como *jumpers* JP1 e JP2, servem para ajuste de *off-set*.

5.2.4. Sinais de Controle do SAT

De acordo com a plataforma ilustrada na figura 5.2, a BeagleBoard passará a realizar o controle do acionamento do SAT, utilizando para isso cinco sinais digitais.

Esses sinais serão gerados a partir do componente PCF8575, um expensor de E/S com comunicação I²C, mostrado na figura 5.8.

Figura 5.8 – PCF 8575 – Expansor de I/O com comunicação I²C.

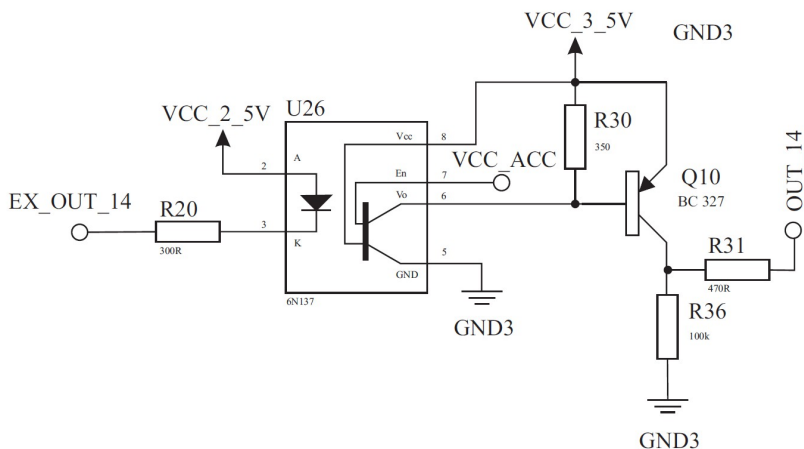


Fonte: Autor.

Assim como no caso do conversor D/A, a BeagleBoard é o dispositivo que atua como mestre na comunicação I²C, sendo o PCF8575 um segundo dispositivo a operar como escravo.

Dezesseis pinos de I/O são disponibilizados através do PCF8575, sendo que a atuação no circuito requer uso de opto-acoplador, como apresentado na figura 5.9.

Figura 5.9 – Opto-acoplador utilizado nas saídas do expensor de I/O.



Fonte: Autor

5.2.5. Módulo de Aquisição da Temperatura do Corpo do Compressor

A aquisição da temperatura do corpo do compressor é feita por meio de termopar, posicionado em local definido em testes.

O termopar é conectado ao dispositivo ADAM-6018 do fabricante Advantech. O ADAM é um módulo de entrada para termopar que possui interface Ethernet, sendo integrável ao software Labview.

As possibilidades de integração do ADAM-6018 com o Labview incluem a utilização de recurso ActiveX⁴⁸, servidor OPC ou comunicação via protocolo modbus TCP. Optou-se pelo uso do ActiveX,

⁴⁸ ActiveX é um *framework* para rodar algumas aplicações na Internet e mesmo no sistema operacional Microsoft Windows. Desenvolvido pela Microsoft como parte de *Component Object Model* (COM) e *Object Linking and Embedding* (OLE), funciona da mesma forma que os *Java Applets*, que são pequenos programas necessários para que alguma aplicação maior funcione (MICROSOFT, 2013).

dada a facilidade de implementação.

No programa de comunicação inicialmente é criado um *socket* UDP para então ser enviada uma mensagem de conexão. Em seguida, o Labview realiza uma requisição para o ADAM-6018, a fim de saber o tipo de termopar configurado para o canal escolhido. Na sequência, a cada segundo é enviada uma mensagem requisitando a temperatura nesse canal.

5.2.6. Computador de Propósito Geral

Considerando as tecnologias atuais, o microcomputador a ser utilizado não necessita de recursos adicionais de processamento e armazenamento. Em nível de *hardware*, uma placa de rede é exigida e, em nível de *software*, a instalação de sistema operacional Windows e aplicativo Labview.

Como comentado na seção 5.1.2, a maior parte do processamento é realizado na BeagleBoard, sendo executado no microcomputador apenas algoritmo de supervisão e controle.

5.3. PLATAFORMA DE SOFTWARE

5.3.1. Linux para ARM

A utilização da BeagleBoard como placa de desenvolvimento embarcado possibilita a execução de sistemas operacionais completos que sejam portados para ARM.

O Linux é um sistema operacional de código aberto que executa sobre uma grande variedade de arquitetura de computadores, incluindo os processadores ARM.

O Ubuntu (UBUNTU, 2013) tem-se mostrado como uma distribuição Linux bastante promissora para uso com processadores ARM, sendo atualizada regularmente, inclusive com lançamento de versões do tipo LTS⁴⁹.

A instalação do Ubuntu na BeagleBoard é realizada em cartão de memória micro SD externo à placa, praticamente da mesma forma como se procede na instalação de um computador de propósito geral.

49 A Canonical, empresa produtora do Ubuntu, lança versões a cada 6 meses, com suporte técnico por 18 meses. As versões LTS (*Long Term Support*) são suportada por 3 anos quando do tipo *desktop* e por 5 anos quando do tipo servidor.

Uma vez instalado, apresenta todas as facilidades que o sistema operacional Linux tem, quando executando em um microcomputador convencional.

As ferramentas para desenvolvimento, como ambientes de programação e compiladores, podem ser instaladas no sistema bastando ter disponível uma conexão com a Internet.

No desenvolvimento do projeto inicialmente foi usado o Ubuntu 11.10⁵⁰, porém essa versão apresentou problema na ativação simultânea dos canais SPI da BeagleBoard. O problema foi sanado com a atualização para a versão 12.10 do Ubuntu.

5.3.1. Desenvolvimento em linguagem de programação C

Toda a programação desenvolvida no sistema embarcado foi realizada através da linguagem C.

No contexto, o algoritmo do programa principal tem basicamente que:

- fazer a leitura dos sinais de tensão e corrente dos conversores A/D, através dos canais SPI, simultaneamente, utilizando *threads*;
- computar os valores de tensão e corrente eficazes;
- calcular o valor da resistência do enrolamento principal do motor do compressor, a partir dos valores de tensão e corrente CC obtidos;
- calcular a FFT do sinal de corrente para cômputo do escorregamento do compressor;
- comunicar via barramento I²C com o conversor D/A, para geração da tensão de referência para o circuito de controle dos tiristores do SAT;
- viabilizar os sinais de controle do SAT, também via barramento I²C, usando um expensor de I/O.
- comunicar através de *socket* com o Labview respondendo as requisições feitas pelo mesmo.

O processamento crítico do programa está na realização do cálculo da FFT do sinal de corrente, sendo que para essa tarefa se utiliza a sub-rotina FFTW (FFTW, 2012) apresentada na seção 4.2.2, com posterior aplicação de um algoritmo de interpolação⁵¹.

⁵⁰ Versão lançada em outubro de 2011.

⁵¹ O algoritmo de interpolação foi implementado a partir de um bloco existente no Labview denominado NI_NAPro.lvlib:Extract Single Tone Information from Hann Spectrum.vi

No cenário atual, como discutido em 2.3.3.4, Silveira (2010) amostra um sinal de corrente a uma taxa de 25 kHz, sendo o cálculo da FFT interpolada realizada no Labview, a partir de 12000 pontos gerados durante um intervalo de aquisição de 480 ms.

Ao migrar para o cenário com sistema embarcado, a utilização de 12000 pontos na entrada da sub-rotina de FFTW elevaria o custo computacional do programa, consequentemente aumentando seu tempo de execução e deixando-o muito próximo do limite disponível para a aplicação. Adicionalmente, a obtenção dos 12000 pontos teria que ser dividida em 12 leituras de 1000 pontos, devido ao tamanho máximo do *buffer* da SPI. Para cada leitura de 1000 pontos os dados teriam que ser enviados do *buffer* da SPI a pilha de memória da BeagleBoard usando a chamada de sistema IOCTL⁵². Como esses pontos não são armazenados, uma vez que não há dispositivos de memória na placa de aquisição de sinais, o uso do IOCTL geraria uma interrupção entre o envio de cada 1000 pontos, que por consequência originaria descontinuidades na leitura do sinal, acarretando em erro aleatório no cálculo da FFT.

Foi necessário, então, reduzir a frequência de amostragem e o tempo de aquisição do sinal para minimizar o número de pontos obtidos a ser aplicado no algoritmo FFTW. Para geração de 960 pontos foi definida uma frequência de amostragem de 2674 Hz e um período de aquisição de 374 ms.

Cabe ainda destacar a necessidade do uso de *threads* no programa principal a fim de tornar a aquisição dos sinais de corrente e tensão o mais simultâneas possíveis.

5.3.2. Software de Supervisão e Controle

O software de supervisão e controle foi adaptado do programa desenvolvido por Silveira (2010), onde se destacam as seguintes alterações:

- a DAQ foi retirada, uma vez que essa não será mais utilizada;
- os valores que o Labview utiliza para controlar as fases do aquecimento são agora fornecidos pela BeagleBoard. Foi excluído, portanto, no software de supervisão e controle a parte referente ao processamento do cálculo do escorregamento e da resistência do enrolamento do compressor e foi incluído no software embarcado na

⁵² Do inglês *input/output control*.

BeagleBoard;

- a temperatura do corpo do compressor passa a ser obtida via Ethernet, a partir do ADAM-6018;

- Com a arquitetura proposta de gerenciamento de múltiplas bancadas, torna-se necessário fornecer conjunto de variáveis globais para controle de cada bancada;

- a gerência de várias bancadas também implicou alterar todas as subVI⁵³ do programa, modificadas para o modo de execução reentrante, onde uma instância de execução é criada para cada bancada;

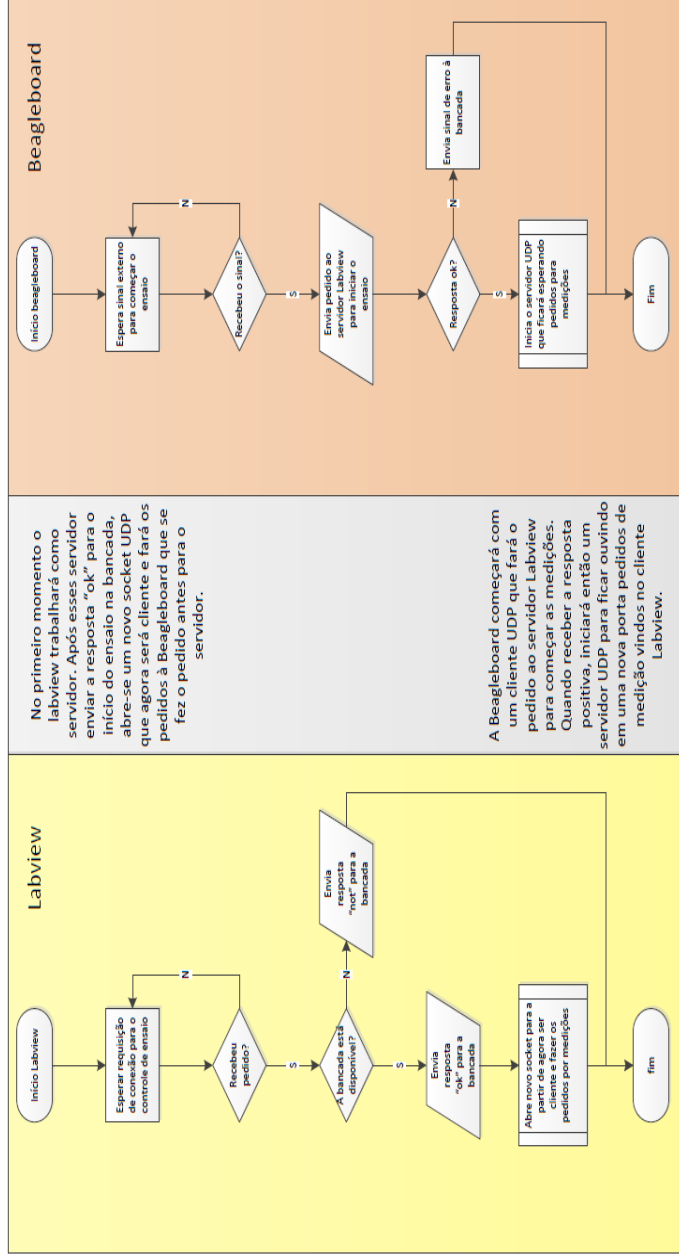
- se uma bancada finaliza o processado inesperadamente ou se o mesmo é finalizado pelo operador antes do término do processo (no próprio Labview), a subVI responsável pela aceleração do transitório deve ser também finalizada. Isso só é possível se no momento que é criada a nova instância da subVI, for gerada uma referência para a mesma. Para isso, a subVI deixa de ser adicionada ao programa da forma convencional, e passa a ser chamada através de recurso denominado *invoke Node*. O *invoke Node* funciona a partir da referência a uma VI fornecendo acesso aos seus métodos, permitindo parar a execução da mesma, definir parâmetros, e até mesmo executá-la;

- para a comunicação do Labview com a BeagleBoard são implementados *sockets* UDP sobre a rede Ethernet. O UDP é um protocolo mais rápido e eficiente para aplicações que não necessitem de entrega garantida de pacotes, além de serem mais simples implementar frente a sockets TCP.

- O programa principal do Labview funciona tanto como servidor, quanto cliente, na rede. A parte referente ao servidor fica aguardando a requisição das bancadas. Quando uma requisição ocorre, é aberto um canal (novo *socket*) onde o Labview é o cliente e fica enviando requisições periódicas para a BeagleBoard da bancada em questão. Nesse momento a BeagleBoard da bancada deixa de funcionar como cliente e passa a atuar como um servidor, aguardando os pedidos do Labview. A figura 5.10 ilustra esse processo.

53 Uma subVI do Labview é equivalente uma função, sub-rotina ou método em outra linguagem de programação.

Figura 5.10 – Comunicação entre Labview e BeagleBoard via socket UDP.



5.4. CONSIDERAÇÕES

No capítulo atual foram detalhados os procedimentos que levaram a escolha do hardware embarcado, considerando os requisitos do cenário proposto para o trabalho. Da mesma forma, também foram explicitados os projetos da placa de aquisição de dados, do módulo para aquisição da temperatura do corpo de compressor e da placa de atuação.

Foi descrita ainda a plataforma de software utilizada, destacando-se as principais implementações feitas em linguagem C para o dispositivo embarcado e, em Labview, no desenvolvimento do software de supervisão e controle.

No capítulo seguinte serão descritos os ensaios realizados com o sistema e seus respectivos resultados.

6. AVALIAÇÃO DO SISTEMA DESENVOLVIDO

O Sistema de Aceleração de Transitório (SAT) possui dois canais de saída analógica, proporcionais aos valores de tensão e corrente – convertido em sinal de tensão equivalente – aplicados ao compressor, conforme se pode observar nas figuras 2.8 e 2.9, da seção 2.3.2. Em ambos os canais, os sinais estão condicionados à faixa de aquisição dos conversores analógicos digitais (A/D) da placa de aquisição (DAQ) empregada.

Além da substituição da DAQ, por módulo de aquisição não proprietário, foram implementadas diversas rotinas em dispositivo embarcado, compondo sistemas de medição, capazes de fornecer valores médios e eficazes de tensão e corrente, frequência rotacional e resistência de enrolamento de motores de indução associados aos compressores herméticos.

Neste capítulo são feitas avaliações metrológicas dos processos de medição relacionados, visando verificar os níveis de incerteza envolvidos. Critérios de aceitação puderam ser estabelecidos, em níveis de erro máximo admissível, face às calibrações dos sistemas de medição empregados no SAT, apresentadas por Silveira (2010).

Foram definidos roteiros de ensaios objetivando avaliar cada um dos processos de medição. Nas seções 6.1 a 6.4, estão apresentados os resultados obtidos. Adicionalmente, avaliou-se o comportamento do sistema sobre rede Ethernet para o acionamento de várias bancadas.

6.1. AVALIAÇÃO METROLÓGICA DOS SISTEMAS MEDIÇÃO DE TENSÃO E CORRENTE CC

Como o sinal de corrente é convertido em tensão na saída do SAT, os conversores A/D empregados para aquisição dos sinais são configurados de forma idêntica (como visto na seção 5.2.2), tornando possível a aplicação do mesmo procedimento de calibração.

6.1.1. Calibração do Sistema de Medição de Tensão CC

A faixa de medição do sistema de tensão projetado por Silveira (2010) é de -100 V a +100 V. Tais valores estão condicionados à entrada da DAQ empregada, com faixa de utilização de -10 V a +10 V, com ganho de 10,131. Este ganho é oriundo da combinação do valor real do

divisor resistivo, do erro de atenuação do divisor, dos erros por casamento de impedância e do erro do ganho do amplificador isolador utilizados (figura 2.8 da seção 2.3.2).

Na avaliação do sistema de medição de tensão, Silveira (2010) obteve erro máximo de 0,0096 V, considerando os erros de linearidade e repetibilidade, para os pontos calibrados. Tal valor foi considerado como erro máximo admissível para o sistema implementado.

Para a medida de tensão CC foram gerados, como padrões, valores na faixa de (-9,5 a +9,5) V, em intervalos regulares de 1,0 V. Esses valores correspondem a dados reais de (-96,2445 a +96,2445) V, que estariam sendo aplicados à entrada do filtro de segunda ordem empregado na cadeia de medição CC do SAT (figura 2.8 da seção 2.3.2).

No processo de avaliação, o conjunto de valores estabelecido como padrão, é tomado a partir do calibrador FLUKE 5520A (FLUKE, 1998). A tabela 6.1 apresenta a incerteza deste dispositivo para a faixa de tensão utilizada, realizada em até um ano⁵⁴ da última calibração e para variações de temperatura de calibração de ± 5 °C.

Tabela 6.1 – Especificações de tensão CC do calibrador FLUKE 5520A.

Faixa	Incerteza absoluta, tcal ± 5 °C \pm (ppm da saída + μV)	
	90 dias	1 ano
0 a 32,99999 V	10 + 20	12 + 20

Fonte: (FLUKE, 1998).

Notas: tcal é a temperatura de calibração;
ppm significa partes por milhão.

Foram realizadas 60 medições para cada valor preestabelecido, tomadas periodicamente a cada segundo. Na tabela 6.2 estão apresentados os resultados da calibração.

⁵⁴ Observa-se que a última calibração do FLUKE 5520A foi efetuada em 2008. Os certificados de calibração anteriores revelam tratar-se de equipamento estável. No entanto, mesmo que a incerteza fosse superior a dez vezes, ainda assim seria insignificante frente as demais incertezas envolvidas.

Tabela 6.2 – Calibração do sistema de medição de tensão CC.

VVC	MI (V)	Elin (V)	Re (V)	E _{max} (V)
-9,50000	-9,50169	-0,00002	0,00015	0,00017
-8,50000	-8,50191	0,00002	0,00010	0,00012
-7,50000	-7,50224	-0,00005	0,00009	0,00014
-6,50000	-6,50255	-0,00010	0,00009	0,00019
-5,50000	-5,50278	-0,00007	0,00009	0,00016
-4,50000	-4,50305	-0,00008	0,00006	0,00014
-3,50000	-3,50324	-0,00001	0,00009	0,00010
-2,50000	-2,50356	-0,00007	0,00006	0,00013
-1,50000	-1,50389	-0,00014	0,00006	0,00020
-0,50000	-0,50416	-0,00015	0,00006	0,00021
0,50000	0,49604	+0,00031	0,00006	0,00037
1,50000	1,49580	+0,00033	0,00006	0,00039
2,50000	2,49546	+0,00025	0,00009	0,00034
3,50000	3,49506	+0,00011	0,00009	0,00020
4,50000	4,49479	+0,00010	0,00006	0,00016
5,50000	5,49450	+0,00007	0,00015	0,00022
6,50000	6,49422	+0,00005	0,00006	0,00011
7,50000	7,49383	-0,00008	0,00012	0,00020
8,50000	8,49343	-0,00022	0,00010	0,00032
9,50000	9,49311	-0,00028	0,00010	0,00038

Fonte: Autor.

Notas: VVC é valor verdadeiro convencional, ou seja, o valor fornecido pelo padrão;

MI é a média de n indicações, no caso n = 60;

Elin é erro de linearidade;

Re é a repetibilidade;

E_{max} é o valor máximo da soma dos erros de linearidade e repetibilidade.

A tensão CC é aplicada no compressor sempre positivamente, no entanto, para comparar com os resultados conhecidos para o SAT, avaliaram-se também os valores negativos. Os resultados revelaram comportamento com baixo erro de linearidade para ambos os intervalos. O ajuste de curvas, pelo método dos mínimos quadrados, caracterizou

equação de reta, representada por (6.1),

$$V = 0,99974.MI + 0,00414, \quad (6.1)$$

onde V é o valor de tensão medido.

Considerou-se como erro de linearidade do sistema de medição, a maior distância entre a melhor reta e a tensão equivalente ao valor aplicado no sistema sob avaliação. Considerou-se como repetibilidade, o maior desvio padrão dos pontos medidos, expandido com o coeficiente t de Student para 95% de confiança para uma distribuição normal com 59 graus de liberdade ($t = 2,04$). O erro máximo foi determinado como sendo a soma algébrica dos valores absolutos dos erros de linearidade e repetibilidade.

O valor de erro máximo obtido nas faixas avaliadas foi de 0,00039 V. Aplicando o ganho de 10,131, esse erro é de 0,0040 V, inferior aos 0,0096 V, tomados como maiores valores admissíveis.

6.1.2. Calibração do Sistema de Medição de Corrente CC

Para o sistema de medição de corrente CC, a combinação do ganho do transdutor, dos erros por casamento de impedância, e do valor nominal do resistor (figura 2.9 da seção 2.3.2) resultaram em ganho de 0,5021. Para esse sistema de medição, Silveira obteve erros máximos de 0,00052 A, considerando os erros de linearidade e repetibilidade, para os pontos calibrados.

No processo de avaliação do sistema de medição de corrente CC, foram realizadas 60 medidas, assim como em 6.6.1, para cada valor gerado pelo calibrador FLUKE 5520A (FLUKE, 1998), entre -9,5 V e +9,5 V, espaçadas de 1 V, tomadas periodicamente a cada segundo. Na tabela 6.3, estão apresentados os resultados.

Tabela 6.3 – Calibração do sistema de medição de corrente CC.

continua

VVC (V)	MI (V)	Elin (V)	Re (V)	E _{max} (V)
-9,50000	-9,51354	-0,00009	0,00009	0,00018
-8,50000	-8,51355	+0,00000	0,00010	0,00010
-7,50000	-7,51381	-0,00014	0,00009	0,00023
-6,50000	-6,51383	-0,00005	0,00010	0,00015
-5,50000	-5,51391	-0,00002	0,00010	0,00012

Tabela 6.3 – Calibração do sistema de medição de corrente CC.

continuação

VVC (V)	MI (V)	Elin (V)	Re (V)	E _{max} (V)
-4,50000	-4,51413	-0,00013	0,00009	0,00022
-3,50000	-3,51413	-0,00002	0,00010	0,00012
-2,50000	-2,51443	-0,00021	0,00010	0,00031
-1,50000	-1,51451	-0,00019	0,00009	0,00028
-0,50000	-0,51457	-0,00014	0,00016	0,00030
+0,50000	+0,48584	+0,00039	0,00009	0,00048
+1,50000	+1,48580	+0,00045	0,00006	0,00051
+2,50000	+2,48548	+0,00024	0,00022	0,00046
+3,50000	+3,48537	+0,00024	0,00009	0,00033
+4,50000	+4,48528	+0,00027	0,00018	0,00045
+5,50000	+5,48493	+0,00002	0,00009	0,00011
+6,50000	+6,48483	+0,00003	0,00009	0,00012
+7,50000	+7,48447	-0,00021	0,00010	0,00031
+8,50000	+8,48435	-0,00023	0,00015	0,00038
+9,50000	+9,48426	-0,00020	0,00015	0,00035

Fonte: Autor.

Notas: VVC é valor verdadeiro convencional;

MI é a média de n indicações, no caso n = 60;

Elin é erro de linearidade;

Re é a repetibilidade;

E_{max} é o valor máximo da soma dos erros de linearidade e repetibilidade.

Da mesma forma que a tensão CC, a corrente CC é aplicada no compressor somente positivamente. Novamente, para comparar com os resultados conhecidos para o SAT, avaliaram-se também os valores negativos. O ajuste de curvas, pelo método dos mínimos quadrados, caracterizou a equação (6.2):

$$V = 0,99989.MI - 0,01449; \quad (6.2)$$

onde V é o valor de tensão medido na entrada da placa de aquisição.

O valor de erro máximo obtido na faixa avaliada foi de 0,00051 V, o qual, convertido em valor de corrente, resulta em 0,00026 A, inferior aos 0,00052 A, tomados como maiores valores admissíveis.

6.1.3. Calibração do Sistema de Medição de Tensão e Corrente CC Sobreposto a Sinal CA

A calibração do sistema de medição de tensão e corrente CC quando sobrepostos a sinal CA foi realizada mantendo-se sinal senoidal fixo, com valor eficaz de 2 V, adicionando-se a ele um valor de tensão CC, variando de 1 V a cada medida, também na faixa entre (0 a 5) V.

O mesmo procedimento foi aplicado nos dois canais de entrada – de tensão e de corrente – da placa de aquisição desenvolvida. Em todos os casos, a frequência do sinal CA era de 60 Hz. Os resultados da calibração estão apresentados na tabelas 6.4 a 6.5.

Tabela 6.4 – Calibração do sistema de medição de tensão CC na presença de componente alternada

VVC (V)	MI (V)	Elin (V)	Re (V)	E _{max} (V)
0,00000	-0,00423	-0,00006	0,00018	0,00024
1,00000	0,99579	-0,00006	0,00016	0,00022
2,00000	1,99591	+0,00004	0,00018	0,00022
3,00000	2,99608	+0,00024	0,00016	0,00040
4,00000	3,99598	+0,00014	0,00016	0,00030
5,00000	4,99570	-0,00016	0,00016	0,00032

Fonte: Autor.

O ajuste de curvas, pelo método dos mínimos quadrados, caracterizou a equação de reta representadas por (6.5):

$$V = 1,0000.MI + 0,0041; \quad (6.5)$$

onde V é o valor de tensão medido na entrada da placa de aquisição.

Obteve-se erro máximo de 0,00040 V nas faixas avaliadas. Aplicando o ganho de 10,131, esse erro é de 0,0040 V, menor que o

valor máximo admitido, de 0,0096 V.

Tabela 6.5 – Calibração do sistema de medição de corrente CC na presença de componente alternada.

VVC (V)	MI (V)	Elin (V)	Re (V)	E _{max} (V)
0,00000	-0,01447	-0,00005	0,00067	0,00072
1,00000	0,98564	-0,00007	0,00016	0,00023
2,00000	1,98590	+0,00005	0,00015	0,00020
3,00000	2,98617	+0,00019	0,00016	0,00035
4,00000	3,98618	+0,00006	0,00021	0,00027
5,00000	4,98609	-0,00016	0,00018	0,00034

Fonte: Autor.

Ajustando as curvas, pelo método dos mínimos quadrados, resulta na equação de reta representadas por (6.6):

$$V = 1,0001.MI - 0,0144; \quad (6.6)$$

O valor de erro máximo obtido na faixa avaliada foi de 0,00072 V, o qual, convertido em valor de corrente, resulta em 0,00036 A, inferior aos 0,00052 A, tomados como maiores valores admissíveis.

Para reduzir o valor das incertezas optou-se pela aplicação do janelamento Hanning⁵⁵ ao sinais amostrados, ao invés do janelamento retangular dos casos investigados nas demais seções.

6.2. AVALIAÇÃO METROLÓGICA DOS SISTEMAS MEDIÇÃO DE TENSÃO E CORRENTE EFICAZES

A avaliação metrológica do sistema de medição responsável pelo cálculo da tensão e corrente eficaz, foi realizada de forma semelhante à apresentada nas calibrações dos sistemas de medição de tensão e corrente CC sobreposto a sinal CA, na seção 6.1.3.

Novamente, duas etapas foram realizadas para calibração do sistema. Inicialmente foi gerado sinal CC padrão, por meio do

⁵⁵ O efeito do janelamento pode ser observado em simulações apresentadas no apêndice.

equipamento FLUKE (FLUKE, 1998), com valor de 1 V. A este sinal foi sobreposto sinal senoidal, que tem seu valor eficaz variado de 1 V a cada medida, na faixa de (1 a 5) V. Na etapa seguinte, um sinal de CA com valor eficaz de 2 V foi mantido fixo. A este sinal foi sobreposto parcela CC, que tem seu valor variado de 1 V a cada medida, na faixa de (0 a 5) V. Para cada valor foram realizadas 60 medições da tensão eficaz resultante.

As tabelas 6.6 a 6.9 apresentam o resultado da calibração. O VVC apresentado nessas tabelas é o resultado da tensão eficaz produzida pela sobreposição dos sinais CA e CC. Para a primeira linha da tabela 6.6, por exemplo, VVC é dado pela equação 6.7:

$$VVC = \sqrt{(V_{cc}^2 + V_{CA}^2)} = \sqrt{(1^2 + 1^2)} = 1,414 \text{ V} \quad (6.7)$$

onde: VVC é o valor verdadeiro convencional;

V_{cc} é o valor da tensão CC;

V_{CA} é o valor eficaz da tensão CA.

Tabela 6.6 – Calibração do sistema de medição de tensão eficaz com sinal CC e CA sobrepostos (I).

VVC (V)	MI (V)	Elin(V)	Re (V)	E _{max} (V)
1,414	1,411	-0,003	0,021	0,024
2,236	2,237	+0,002	0,027	0,029
3,162	3,161	+0,001	0,028	0,029
4,123	4,124	+0,003	0,040	0,043
5,099	5,093	-0,003	0,028	0,031

Fonte: Autor.

O ajuste de curvas, pelo método dos mínimos quadrados, caracterizou a equação de reta representadas por (6.8):

$$V = 0,9993.MI + 0,0006; \quad (6.8)$$

Tabela 6.7 – Calibração do sistema de medição de corrente eficaz com sinal CC e CA sobrepostos (I).

VVC (V)	MI (V)	Elin(V)	Re (V)	E _{max} (V)
1,414	1,404	-0,005	0,022	0,027
2,236	2,236	+0,005	0,024	0,029
3,162	3,159	+0,001	0,027	0,028
4,123	4,122	+0,002	0,043	0,045
5,099	5,094	-0,003	0,028	0,031

Fonte: Autor.

O ajuste de curvas, pelo método dos mínimos quadrados, caracterizou a equação de reta representadas por (6.9):

$$V = 1,0009.MI - 0,0067; \quad (6.9)$$

Tabela 6.8 – Calibração do sistema de medição de tensão eficaz com sinal CC e CA sobrepostos (II).

VVC (V)	MI (V)	Elin(V)	Re (V)	E _{max} (V)
2,000	2,000	+0,000	0,002	0,002
2,236	2,235	-0,001	0,028	0,029
2,828	2,828	+0,001	0,043	0,044
3,606	3,607	+0,003	0,049	0,052
4,472	4,464	-0,005	0,053	0,058
5,385	5,382	+0,002	0,057	0,059

Fonte: Autor.

O ajuste de curvas, pelo método dos mínimos quadrados, caracterizou a equação de reta representadas por (6.10):

$$V = 0,9985.MI + 0,0032; \quad (6.10)$$

Tabela 6.9 – Calibração do sistema de medição de corrente eficaz com sinal CC e CA sobrepostos (II).

VVC (V)	MI (V)	Elin(V)	Re (V)	E _{max} (V)
2,000	2,000	+0,005	0,002	0,007
2,236	2,227	-0,003	0,024	0,027
2,828	2,817	-0,003	0,039	0,042
3,606	3,593	-0,002	0,049	0,051
4,472	4,463	+0,005	0,061	0,066
5,385	5,365	-0,002	0,053	0,055

Fonte: Autor.

O ajuste de curvas, pelo método dos mínimos quadrados, caracterizou a equação de reta representadas por (6.11):

$$V = 0,9961.MI + 0,0029; \quad (6.11)$$

Os valores eficazes dos sinais de tensão e corrente são algumas das grandezas avaliadas como critério de parada para a injeção de corrente CC e consequente aquecimento forçado do compressor. Silveira (2010) não especificou níveis máximos de incerteza para tais medidas, e, por conseguinte, não se pode comparar resultados obtidos nesta seção. A consequência, caso venha a se estar trabalhando com incertezas maiores, é de uma interrupção prematura do ciclo de aquecimento.

6.3. AVALIAÇÃO METROLÓGICA DO SISTEMA DE MEDIÇÃO DA FREQUÊNCIA ROTACIONAL

Como nos casos de calibração dos sistemas de medição de tensão e corrente, o calibrador FLUKE 5520A (FLUKE, 1998), foi utilizado para gerar os padrões de referência para avaliação do sistema de medição de frequência rotacional de compressores. Foram avaliados sinais senoidais entre 40 Hz e 60 Hz⁵⁶, tomados a cada segundo, com espaçamento de 1 Hz entre eles.

A tabela 6.10 apresenta as especificações de frequência para o calibrador FLUKE 5520A na faixa utilizada⁵⁷. O resultado da calibração

⁵⁶ Faixa de interesse da aplicação, considerando compressores de 50 Hz e 60 Hz.

⁵⁷ Vale a observação feita anteriormente, sobre o fato da última calibração do FLUKE 5520A

é mostrado na tabela 6.11.

Tabela 6.10 – Especificação de frequência para o calibrador FLUKE 5520A.

Faixa de frequência	Incerteza absoluta 1 Ano total $\pm 5^{\circ}\text{C}$
0,01 Hz a 119,99 Hz	2,5 ppm $\pm 5 \mu\text{Hz}$

Fonte: (FLUKE, 1998).

Tabela 6.11 – Calibração do sistema de medição de frequência rotacional.

VVC (Hz)	MI (Hz)	Elin (Hz)	Re (Hz)	Emax (Hz)
40,00000	39,96037	-0,00001	0,00016	0,00017
41,00000	40,95941	+0,00001	0,00021	0,00022
42,00000	41,95838	-0,00002	0,00024	0,00026
43,00000	42,95742	+0,00000	0,00012	0,00012
44,00000	43,95644	+0,00001	0,00015	0,00016
45,00000	44,95540	-0,00004	0,00024	0,00028
46,00000	45,95444	-0,00001	0,00016	0,00017
47,00000	46,95349	+0,00003	0,00015	0,00018
48,00000	47,95250	+0,00003	0,00015	0,00018
49,00000	48,95147	-0,00001	0,00012	0,00013
50,00000	49,95054	+0,00005	0,00031	0,00036
51,00000	50,94948	-0,00001	0,00018	0,00019
52,00000	51,94848	-0,00003	0,00015	0,00018
53,00000	52,94753	+0,00001	0,00016	0,00017
54,00000	53,94653	+0,00000	0,00018	0,00018
55,00000	54,94553	-0,00001	0,00022	0,00023
56,00000	55,94457	+0,00002	0,00018	0,00020
57,00000	56,94353	-0,00003	0,00012	0,00015
58,00000	57,94256	-0,00001	0,00016	0,00017
59,00000	58,94158	+0,00000	0,00016	0,00016
60,00000	59,94059	+0,00000	0,00012	0,00012

Fonte: Autor.

ter sido efetuada em 2008. É um equipamento estável, no entanto, mesmo que a incerteza fosse superior a dez vezes, ainda assim seria insignificante frente as demais incertezas envolvidas.

O ajuste de curvas, pelo método dos mínimos quadrados, caracterizou a equação de reta representadas por (6.12):

$$V = 0,99901.MI - 0,00002; \quad (6.11)$$

O escorregamento dos motores de indução associados a compressores herméticos, assim como as medidas de tensão e corrente eficazes, também é critério de parada para o aquecimento forçado do compressor. Da mesma forma, Silveira (2010) não especifica os erros admissíveis no monitoramento dessa grandeza. No entanto, considera que escorregamento de 8% (55,2 Hz) é crítico, em se considerando o tombamento do compressor. Considerou-se plenamente aceitável trabalhar com erros máximos de medição inferiores a 0,00036 Hz como encontrados neste trabalho.

6.4. ESTIMATIVA DA CAPACIDADE DE ATUAÇÃO DO SISTEMA DESENVOLVIDO EM REDE ETHERNET

A aplicação de rede Ethernet permite estabelecer comunicação entre o computador, responsável pela execução de software de controle e supervisão, o módulo de aquisição de temperatura do corpo de compressor, e o dispositivo embarcado desenvolvido no âmbito deste trabalho. Tais elementos caracterizam a rede local e a medida do tráfego de dados entre eles pode ser usada para estimar a quantidade de bancadas que um único computador pode atender, simultaneamente, face à implementação do sistema proposto.

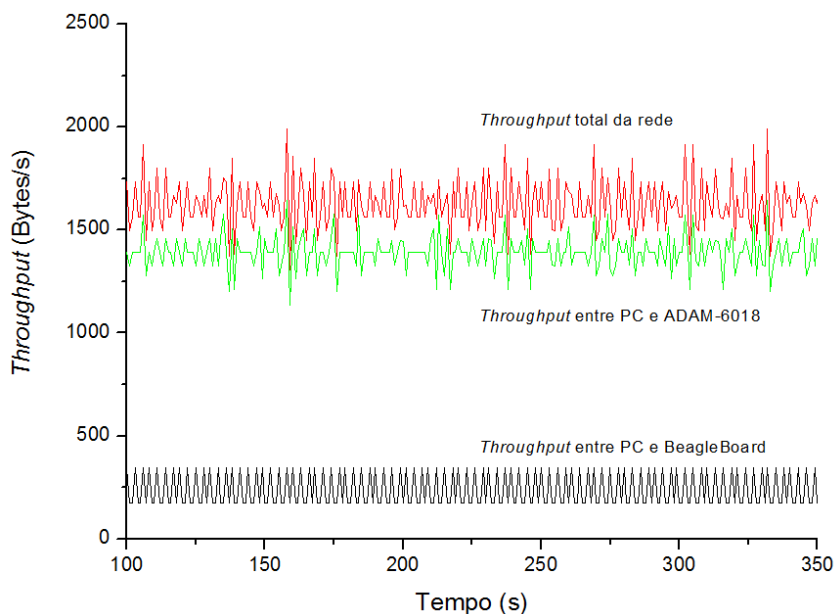
Para medir a taxa de transferência (*throughput*) entre os dispositivos da rede local, foi criada uma rede isolada, utilizando *switch* 10/100, modelo ENH916P-NWY, do fabricante Encore (ENCORE, 2013), e utilizado analisador de protocolo de rede – *software* Wireshark (WIRESHARK, 2013). Os resultados das medições obtidas estão representados, em forma de gráficos gerados pelo Wireshark, na figura 6.1.

A forma de onda mais abaixo no gráfico representa o *throughput* entre o PC e o dispositivo embarcado (BeagleBoard). A taxa de transferência entre eles está sempre abaixo dos 500 bytes por segundo, podendo ser considerada bastante pequena para uma rede com capacidade de tráfego de dados à taxa nominal de 100 Mbps. Isso ocorre em função do protocolo estabelecido entre esses dispositivos trocar

mensagens, com tamanho máximo, de 128 caracteres.

Entre o PC e o módulo de aquisição de temperatura, a taxa de transferência de dados, representada pela forma de onda intermediária na figura 6.1, é um pouco maior, em torno de 1500 bytes por segundo.

Figura 6.1 – Medida do *throughput* do sistema.



Fonte: Autor.

O *throughput* é maior que no caso anterior, devido ao uso de protocolo padrão (*modbus TCP*) entre o Labview e o módulo de aquisição de temperatura.

A forma de onda representada no alto da figura 6.3 é a *throughput* total gerado na rede, ou seja, a soma dos *throughput* analisados anteriormente.

Dado o baixo valor de taxa de transferência entre os elementos que compõem o sistema, pode-se estimar um computador atendendo dezenas de bancadas de forma simultânea.

6.6. CONSIDERAÇÕES

No capítulo 5, detalharam-se os procedimentos que culminaram na escolha do *hardware* embarcado, assim como se apresentou o desenvolvimento da placa de aquisição de sinais e placa de atuação para controle do SAT. Adicionalmente, caracterizam-se os *softwares* implementados em linguagem de programação C e Labview.

No capítulo atual, tratou-se da avaliação metrológica dos vários sistemas de medição gerados a partir do desenvolvimento do trabalho. Avaliaram-se, por meio de processos de calibração, as medições de valores médios e eficazes de tensão e corrente, frequência rotacional e resistência de enrolamento de compressores. Por meio desse processo se torna possível obter a tendência em pontos da faixa de medição do sistema, permitindo correção e consequente melhoria na incerteza de medição.

Adicionalmente, realizou-se análise da quantidade de dados transferidos entre computador, dispositivo embarcado e módulo de aquisição de temperatura do corpo do compressor, onde se concluiu que o tráfego de dados entre tais elementos pode ser considerado pequeno, para uma rede com capacidade de tráfego de dados à taxa nominal de 100 Mbps.

No capítulo seguinte, apresentar-se-ão conclusões gerais acerca deste trabalho, destacando-se pontos passíveis de serem abordados em trabalhos futuros.

7. CONSIDERAÇÕES FINAIS E RECOMENDAÇÕES PARA TRABALHOS FUTUROS

O objetivo principal do presente trabalho foi o desenvolvimento e validação de um sistema microprocessado para redução do tempo de transitório de bancadas de ensaio de desempenho de compressores, usando o método da injeção de corrente contínua.

O trabalho esteve baseado, inicialmente, em ampla consulta teórica e experimental acerca das arquiteturas disponíveis em sistemas embarcados, visando atender os requisitos inerentes à integração da solução proposta ao sistema de aceleração de transitório atual.

A aplicação da estratégia adotada implicou desenvolver sistema de aquisição de dados dedicado e implementar sistema para medição de tensão e corrente contínuas e eficazes, além de frequência rotacional e resistência elétrica do enrolamento principal, dos motores de indução associados. Adicionalmente, integrar módulo de leitura de temperatura com o Labview. A arquitetura proposta possibilitou monitoramento e controle remoto, via rede local, de múltiplas bancadas de ensaio, a partir de um único computador. Cada uma das etapas relacionadas, teve seu comportamento metrológico avaliado.

As conclusões sobre os resultados oriundos dessa pesquisa, bem como as perspectivas vislumbradas na execução deste trabalho, compõem este capítulo final.

7.1 CONSIDERAÇÕES

A seguir estão apresentadas considerações sobre o alcance dos objetivos específicos enunciados em (1.2).

7.1.1. Em relação ao emprego da tecnologia ARM

Parcela expressiva de tempo destinado a execução do trabalho foi utilizada na avaliação de recursos embarcados que atendessem aos requisitos da aplicação, onde se optou pela tecnologia ARM.

Inicialmente, vários kits de desenvolvimento foram avaliados com o intuito de programá-los via linguagem G, por meio do Labview. Nenhum dos kits disponíveis comercialmente, se mostrou adequado, considerando os requisitos de processamento e armazenamento necessários estabelecidos.

A programação em linguagem C, tipicamente utilizada em aplicações embarcadas, ampliou a possibilidade de escolha dos dispositivos, o que levou ao uso de Single Board Computer baseada em CPU ARM Cortex-A8.

A arquitetura de processadores ARM é projetada para alto desempenho e baixo consumo, bastante versátil, e vem tendo seu uso expandido para além dos sistemas embarcados, inclusive já existindo sistemas operacionais completos portados e mantidos para tal plataforma, como o Linux Ubuntu, utilizado neste trabalho.

As tecnologias SIMD e NEON, existentes nas CPU ARM Cortex-A8, são exploradas pelo algoritmo FFTW (FFTW, 2012), otimizando a resolução de FFT, permitindo informar a frequência rotacional dos compressores em tempo inferior aos 480 ms estabelecidos.

7.1.2. Sobre o sistema de aquisição de sinais dedicado

No cenário atual para aquecimento acelerado de compressores com injeção de corrente contínua, os sinais de tensão e corrente provenientes do SAT são adquiridos por placa de aquisição proprietária e processados por sistema computacional de propósito geral. Como não há grande limitação de recursos de processamento e armazenamento nesse sistema e existe a necessidade de trabalhar com níveis reduzidos de incerteza nas várias medições realizadas, os dados são adquiridos com elevadas taxas de amostragem.

No cálculo da resistência do enrolamento, as amostras ocorrem a 50 kHz durante 3 s. Na medição da frequência rotacional do compressor são adquiridos dados a 25 kHz, durante 480 ms, gerando 12 mil pontos que são processados por algoritmo de FFT.

Na aplicação proposta, considerando uso de recursos embarcados, processar algoritmo de FFT com 12 mil pontos, implica esforço computacional considerável. Outro problema associado é limitação imposta pela comunicação SPI. Apesar de a possibilidade de transferir dados nesse barramento a taxas próximas de 1 Mbps, faz-se necessário descarregar o *buffer* da SPI na pilha de memória da BeagleBoard, usando a chamada de sistema IOCTL, a cada mil leituras realizadas pelo conversor A/D. Os 12 mil pontos seriam transmitidos à BeagleBoard em 12 pacotes de mil pontos, com uma interrupção entre eles, ou seja, uma descontinuidade seria gerada na leitura do sinal

analógico, o que acarretaria erros no cálculo da FFT.

Face o exposto optou-se pela redução das taxas de amostragem e do tempo de aquisição do sinal. A avaliação metrológica do sistema de aquisição desenvolvido, comprovou sua aplicabilidade, apesar de a estratégia adotada aumentar os níveis de incerteza do sistema.

7.1.3. Sobre a medida da frequência rotacional e resistência elétrica do enrolamento do compressor

Como comentado na seção anterior, o uso de placa de aquisição proprietária com microcomputador associado, permite adquirir os sinais de tensão e corrente a elevadas taxas de amostragem e, também, processar rapidamente o grande número de pontos gerados por essa aquisição.

Com o uso da placa de aquisição dedicada associada a sistemas embarcados, ocorrem restrições tanto na aquisição, quanto na capacidade de armazenamento e processamento dos pontos, principalmente na execução de algoritmo de FFT, necessário para o cálculo da frequência rotacional dos compressores.

Em testes iniciais realizados, ainda quando da avaliação dos sistemas embarcados, o algoritmo proposto por Cooley-Tukey (JAYASUMANA; LOEFFLER, 1987), executado na *Single Board Computer* TS-7200 - composta de CPU ARM9 de 200 MHz – demorou tempo superior a 10 s.

A aplicação do algoritmo FFTW (FFTW, 2012), que faz uso das características do *hardware*, para acelerar a resolução do cálculo de FFT, teve grande contribuição para que se atingisse o requisito de tempo estabelecido.

A redução da taxa de amostragem e tempo de aquisição do sinal permitiu otimizar o processamento do cálculo da frequência de rotação dos compressores.

Em relação a resistência de enrolamento, seu cálculo ocorre a partir dos valores de tensão e corrente CC injetados nos terminais do compressor. Logo, a leitura desses valores pela placa de aquisição de sinais possui uma componente contínua associada, sendo necessário realizar uma média dos valores descritos pela senoide para estimar o valor CC. Dada a falta de garantia de aquisição de períodos inteiros da onda senoidal, erros são gerados nessa etapa do processo. Esses erros foram minimizados pela aplicação de janela *Hanning* (HARRIS, 1978;

OPPENHEIM, 1984), uma vez que essa causa um efeito de suavização nas bordas do sinal, reduzindo o valor das amostras nas extremidades.

7.1.4. Sobre supervisão e acionamento remoto via rede local

A proposta do trabalho consiste na possibilidade e controlar múltiplas bancadas de ensaio de compressores, a partir de um único microcomputador conectado a rede Ethernet. Isso se traduz em economia de recursos de *hardware*, uma vez que deixa de existir a necessidade de um computador na bancada de ensaios de compressores, e, também de custos com licenciamento de software.

Com base na análise do *throughput* da rede local, discutido na seção 6.4, que mostrou em valor muito pequeno em relação a capacidade de tráfego disponível, é possível afirmar que dezenas de bancadas poderiam ser controladas simultaneamente.

7.1.5. Sobre o comportamento metrológico dos sistemas de medida desenvolvidos

As calibrações dos sistemas de medição de corrente e tensão CC resultaram em valores de incerteza aceitáveis para a aplicação em questão, quando comparadas aos resultados das medições empregados no SAT, apresentadas por Silveira (2010).

Tanto para a medições de tensão e corrente eficazes, como para medição de frequência rotacional dos motores de indução associados aos compressores herméticos, não haviam níveis máximos de incerteza estabelecidos, de forma que não foi possível comparar resultados para essas medidas. Ambas são usadas como critério de parada para a injeção de corrente CC e consequente aquecimento forçado do compressor. As incertezas relacionadas podem implicar variação no tempo de parada do ciclo de aquecimento.

7.2. RESULTADO GLOBAL DO TRABALHO

Cabe destacar nessa seção, a redução de custos que pode ser obtida quando da implementação do sistema desenvolvido. Para cada bancada agregada ao sistema, deixam de ser necessários o uso de um microcomputador, uma licença de sistema operacional Windows, uma licença do programa Labview e uma placa de aquisição proprietária.

Destaca-se ainda o domínio adquirido com a utilização da tecnologia embarcada e a redução da dependência do uso de sistemas proprietários, tanto em nível de hardware, quanto de software.

Os resultados apresentados no decorrer do trabalho mostram que se obteve êxito na consecução do objetivo principal. O sistema desenvolvido, microprocessado e distribuído, mostrasse aplicável em bancadas de ensaios de compressores.

7.3 SUGESTÕES PARA TRABALHOS FUTUROS

Por não terem sido criados procedimentos adequados, ou mesmo pelas limitações de tempo impostas à realização da dissertação, alguns parâmetros foram observados de maneira menos rigorosa. Outras características sequer puderam ser investigadas.

Nesta sessão estão apontados os itens que necessitam ser melhor investigados para o aprimoramento do sistema desenvolvido.

7.3.1 Adição de dispositivos de memória na placa de aquisição de sinais

Como descrito na seção 5.3.1, há uma limitação na aquisição de sinais decorrente da comunicação dos conversores A/D com o dispositivo embarcado por meio do barramento SPI. Os dados vão sendo adquiridos e repassados para a BeagleBoard, até o momento em que o *buffer* da SPI fica lotado e tem que ser enviado a pilha de memória. Quando esse envio é feito, uma chamada de sistema IOCTL ocorre, e dados de entrada, provenientes dos conversores A/D, deixam de ser transferidos.

O aumento do tamanho do *buffer* da SPI via *software*, não foi uma solução, a princípio, possível.

Sugere-se uma pesquisa mais aprofundada do problema, considerando o estudo da adição de dispositivo de memória na placa de aquisição, que serviria como *buffer* adicional na comunicação SPI, evitando assim a perda de parcela do sinal amostrado.

7.3.2 Implementação de sistema *standalone*

No desenvolvimento do trabalho foi considerado realizar controle e supervisão remota do sistema, por meio de microcomputador

com Labview associado. Uma outra possibilidade, seria a implementação de um sistema completamente *standalone*, sem o uso de microcomputador, Labview ou placa de aquisição proprietária.

Evidentemente, uma análise sobre esse tipo de abordagem, considerando suas vantagens e desvantagens, teria que ser realizado.

7.3.3 Comunicar o dispositivo embarcado com DAQ proprietária

Uma das motivações desse trabalho foi remover a placa de aquisição proprietária usada no SAT. Porém, comunicar o sistema embarcado diretamente com placa de aquisição, pode ser tarefa desejada, principalmente para testes rápidos do sistema, como por exemplo, na frequência de aquisição do sinal ou na atuação.

Estudar uma forma de comunicar a BeagleBoard com placa de aquisição proprietária é uma sugestão de atividade a ser implementada.

7.3.4 Emprego de outras arquiteturas embarcadas

Um estudou inicial indicou, como visto na seção 3.3, o uso do ARM como arquitetura mais adequada, a princípio, para o desenvolvimento do trabalho, tendo sido utilizado uma CPU ARM Cortex-A8.

Existem uma série de outros dispositivos embarcados, nos quais seria possível testar a implementação do sistema desenvolvido, como FPGA⁵⁸, DSP⁵⁹, dsPIC⁶⁰ ou mesmo outras famílias ARM, como ARM-R ou ARM-M⁶¹. Uma investigação mais criteriosa a respeito desses dispositivos, estudando cada um deles e analisando em detalhes suas vantagens, é, também, uma recomendação para trabalhos futuros.

58 Do inglês *Field-Programmable Gate Array*.

59 Do inglês *Digital Signal Processor*.

60 Do inglês *digital signal Peripheral Interface Controller*.

61 Os projetistas ARM definem por hardware diferentes famílias, cada uma voltada a um nicho de aplicação. Num ARM-A, o hardware é projetado para operar com sistemas operacionais e elevadas frequências de *clock*. Nesse, a questão de acesso a periféricos é deixada a outros controladores (como em PC convencionais). Existem CPU ARM-R para sistemas de tempo real, e ARM-M para operações com periféricos (ARM, 2012).

REFERÊNCIAS

ABNT. NBR 7094: 2003 – **Máquinas elétricas girantes – motores de indução – especificação**. Rio de Janeiro, RJ: 2003.

ARM. **Processadores**. Disponível em:

<<http://www.arm.com/products/processors/index.php>>. Acesso em: 12 out. 2012.

ALLEN, Ronald L.; MILLS, Duncan W.. **Signal Analysis: Time, frequency, scaly and structure**. [s.l.]: Wiley-interscience, 2004.

ARNOLD, Ken. **Embedded Controller Hardware Design**. [s.l.]: Elsevier, 2000. 236 p. (Embedded Technology Series).

AUSLANDER, L.; JOHNSON, J. R.; JOHNSON, R. W.. **Multidimensional Cooley–Tukey Algorithms Revisited**. Advances In Applied Mathematics, [s.l.], v. 17, n. 4, p.477-519, dez. 1996.

BALL, Stuart R.. **Embedded microprocessor systems: real world design**. [S.l.]: Newnes, 2002. (Embedded Technology Series).

BARBI, Ivo. **Eletrônica de Potência**. 6ª Edição. Florianópolis: Edição do Autor, 2006.

BARRETO, Raimundo da Silva. **Sistemas Embarcados: O Novo Boom da Informática?** Computação Brasil (Revista da SBC), Porto Alegre, n. 22, pp.17-18, 2009.

BEAGLEBOARD. **Beagleboard.org**. Disponível em:

<<http://beagleboard.org/>>. Acesso em: 12 nov. 2012.

BERGER, Arnols S. **Embedded Systems Design : An Introduction to Processes, Tools, & Techniques**. [s.l.]: Cmp Books, 2002. 237 p.

CARDOSO, F. L. **Projeto de um retificador bidirecional com elevado fator de potência com controle por valores médios instantâneos implementado no DSP TMS320F2812**. Dissertação (mestrado) -

Universidade do Estado de Santa Catarina, Joinville (2006).

CASELLA, Alexandre Victor. **Ferramenta Fuzzy-Bayesiana para identificação do instante de entrada no regime permanente em ensaios de desempenho de compressores.** Dissertação (Mestrado) - Programa de Pós-Graduação em Metrologia Científica e Industrial, Centro Tecnológico, Universidade Federal de Santa Catarina, 2008.

DEMAY, Miguel. Burg. **Desenvolvimento de Sistemas para Medição de Frequência Rotacional em Compressores Herméticos.** Dissertação (Mestrado) - Programa de Pós-Graduação em Metrologia Científica e Industrial, Centro Tecnológico, Universidade Federal de Santa Catarina, 2008.

DIAS, Ailton Fernando. **Concepção Conjunta Hardware / Software de Sistemas Embarcados de Processamento de Imagens.** 2º Workshop em Tratamento de Imagens. Anais. Belo Horizonte, 2001. Disponível em: <<http://www.npdi.dcc.ufmg.br/npdi/>>. Acesso em: 23 set. 2012.

DOBOLI, Alex; CURRIE, Edward H.. **Introduction to Mixed-Signal, Embedded Design.** [s.l.]: Springer, 2011.

ENCORE, Electronics. **Comutador Ethernet Rápida 10/100 de 16 Portas – ENH916P-NWY.** Disponível em: <<http://www.encore-usa.com/br/product/ENH916P-NWY>>. Acesso em: 11 nov. 2012.

FEIJÓ, Bruno; CLUA, Esteban; SILVA, Flavio S. Corrêa da. **Introdução à Ciência da Computação com Jogos.** Amsterdam: Elsevier, 2010.

FFTW. **FFTW Homepage.** Disponível em: <<http://www.fftw.org/>>. Acesso em: 28 out. 2012.

FLESCH, Rodolfo César Costa. **Estudo e projeto de estratégias de controle para aplicação em uma bancada de ensaio que apresenta atraso de transporte.** Dissertação (Mestrado) - Programa de Pós-Graduação em Metrologia Científica e Industrial, Centro Tecnológico, Universidade Federal de Santa Catarina, 2008.

FLUKE Corporation. **5520 A multi-Product Calibrator Operator's Manual**. Agosto: 1998.

FRIGO, M.; JOHNSON, S. G.; , **FFTW: an adaptive software architecture for the FFT**. Acoustics, Speech and Signal Processing, 1998. Proceedings of the 1998 IEEE International Conference on , v.3, no., pp.1381-1384 v.3, 12-15 May 1998.

INMETRO. **VIM: Vocabulário Internacional de Metrologia: conceitos fundamentais e gerais e termos associados** (2012). Rio de Janeiro, Inmetro, 2012. 94 p.

HARRIS, Fredric J. **On The Use of Windows for Harmonic Analysis with the Discrete Fourier Transform**. Proceedings of the IEEE, vol.66, no.1, pp. 51- 83, Jan. 1978.

HAYKIN, Simon; VEEN, Barry Van. **Sinais e Sistemas**. Porto Alegre: Bookman, 2001.

HAYKIN, Simon. **Sistema de Comunicação: Analógicos e Digitais**. 4. ed. Porto Alegre: Bookman, 2004.

HAYKIN, Simon; MOHER, Michael. **Introdução aos sistemas de comunicação**. 2. ed. Porto Alegre: Bookman, 2008.

HENKLEIN, Pedro. **Análise de ensaios de desempenho de compressores herméticos durante o transitório**. Dissertação (Mestrado) - Programa de Pós-Graduação em Metrologia Científica e Industrial, Centro Tecnológico, Universidade Federal de Santa Catarina, 2006.

HENZINGER, Thomas A.; SIFAKIS, Joseph. **The Discipline of Embedded Systems Design**. Computer, [s.l], v. 40, n. 10, p.32-40, out. 2007.

IBRAHIM, Ahmad M.. **Fuzzy Logic for Embedded Systems Applications**. Burlington: Newnes, 2004.

IDOETA, Ivan Valeije; CAPUANO, Francisco Gabriel. **Elementos de**

Eletrônica Digital. 35. ed. São Paulo: Érica, 2000.

IFEACHOR, Emanuel C.; JARVIS, Barrie W.. **Digital Signal Processing: a Pratical Approach.** [s.l.]: Prentice-hall, 2002.

INTERNATIONAL STANDART ORGANIZATION. . **ISO 917: Testing of refrigerant compressors.** Switzerland, Set. 1989. 31 p.

JAYASUMANA, G.; LOEFFLER, C.; , **Searching for the best Cooley-Tukey FFT algorithms.** Acoustics, Speech, and Signal Processing, IEEE International Conference on ICASSP '87. , vol.12, no., pp. 2408-2411, Apr. 1987.

JEONG, Cheol-ho. et al. **An effective out-of-order execution control scheme for an embedded floating point coprocessor.** Microprocessors and microsystems. [S.l.], v. 27, p.171-180. 20 maio 2003.

JING Yang; JIANG Wang. **Review on free and open source software.** Service Operations and Logistics, and Informatics, 2008. IEEE/SOLI 2008. IEEE International Conference on, vol.1, pp.1044-1049, 12-15 Oct. 2008.

KEHTARNAVAZ, Nasser; KIM, Namjin. **Digital Signal Processing System-Level Design Using LabVIEW.** Burlington: Newnes, 2005.

Keil. **ARM Embedded Development Tools.** Disponível em: <<http://www.keil.com/>>. Acesso em: 21 jan. 2013.

KEINERT, Joaquim; TEICH, Jürgen. **Design of Image Processing Embedded System Using Multidimensional Data Flow.** [s.l.]: Springer, 2011. 311 p.

LAPLANTE, Phillip A. **Real-Time System Design and Analysis.** 3 ed. [s.l.]: IEEE Press, 2004. 505 p.

MALOBERTI, Franco. **Data Converters.** 2. ed. [s.l.]: Springer, 2007. 440 p.

MARWEDEL, Peter. **Embedded System Design: Embedded Systems**

Foundations of Cyber-Physical Systems. New York: Springer, 2010.

MICROCHIP. Overview and Use of the PICmicro Serial Peripheral Interface. Disponível em:

<<http://ww1.microchip.com/downloads/en/devicedoc/spi.pdf>>. Acesso em: 11 jan. 2013.

MICROCHIP. DsPIC30F/33F Programmer's Reference Manual: Highperformance Digital Signal Controllers. Disponível em:

<<http://ww1.microchip.com/downloads/en/DeviceDoc/70157C.pdf>>. Acesso em: 17 out. 2012.

MICROSOFT. Central de Proteção e Segurança: O que é controle ActiveX? Disponível em: <<http://www.microsoft.com/pt-br/security/resources/activex-what-is.aspx>>. Acesso em: 27 jan. 2013.

MUELLERBURG, M. Software intensive embedded systems. **Information And Software Technology**, [s.l.], p.979-984, nov. 1999.

NI. Ambiente gráfico de desenvolvimento de sistemas Labview. Disponível em: <<http://www.ni.com/labview/pt/>> Acesso em: 28 nov. 2012a.

NI. NI Compact FieldPoint. Disponível em:

<<http://sine.ni.com/np/app/main/p/ap/imc/lang/pt/pg/1/sn/n24:cFP/>> Acesso em: 19 dez. 2012b.

NI. Labview Embedded Module for ARM Porting Guide. Disponível em: <<https://decibel.ni.com/content/docs/DOC-1691>>. Acesso em: 21 jan. 2013.

NXP. The I2C - Bus Specification. Disponível em:

<<http://www.nxp.com/documents/other/39340011.pdf>>. Acesso em: 03 dez. 2012.

OLIVEIRA, Rômulo Silva de; CARISSIMI, Alexandre da Silva; TOSCANI, Simão Sirineo. **Sistemas Operacionais**. 2. ed. Porto Alegre: Instituto de Informática da UFRGS: Editora Sagra Luzzato, 2001. (Série Livros Didáticos, número 11).

OPPENHEIM, Alan V.. R **Discrete-time signal processing**. Prentice Hall, USA: 1984.

OSHANA, Robert. **DSP Software Development Techniques for Embedded and Real-Time Systems**. [s.l.]: Elsevier, 2006. 573 p. (Embedded Technology Series).

PACHECO, Antonio Luiz Schalata. **Desenvolvimento de um sistema para medir a resistência de enrolamento em motores de compressores energizados**. Dissertação (Mestrado) - Programa de Pós-Graduação em Metrologia Científica e Industrial, Centro Tecnológico, Universidade Federal de Santa Catarina, 2007.

PADUANO, James D., GREITZER, Edward. M., EPSTEIN, H. **Compression System Stability and Active Controll**. Annu. Rev. Fluid Mech. 2001.

PATTERSON, David A.; HENNESSY, John L. **Organização e Projeto de Computadores: A Interface Hardware/Software**. 3. ed. Rio de Janeiro: Elsevier, 2005. 484 p. Tradução de Daniel Vieira.

PEREIRA, Fábio. **Tecnologia ARM: Microcontroladores de 32 bits**. São Paulo: Érica, 2007.

POLETO, Eduardo Leseire. **Aprimoramento de uma bancada de ensaios de desempenho de compressores herméticos visando reduzir incertezas de medição**. Dissertação (Mestrado) - Programa de Pós-Graduação em Metrologia Científica e Industrial, Centro Tecnológico, Universidade Federal de Santa Catarina, 2006.

POSSAMAI, F. C.; TODESCAT, M. L. **A review of household compressor energy performance**. In: . [S.l.]: Purdue Press, 2004.

PROAKIS, John G.; MANOLAKIS, Dimitris K.. **Digital Signal Processing: Principles, Algorithms and Applications**. 4. ed. New Jersey: Prentice Hall, 2006.

SCUSSEL, Julio Nelson. **Propostas de ações para reduzir o tempo demandado por ensaio de desempenho de compressores herméticos**.

Dissertação (Mestrado) - Programa de Pós-Graduação em Metrologia Científica e Industrial, Centro Tecnológico, Universidade Federal de Santa Catarina, 2006.

SHANNON, Claude Elwood. **Classic Paper: Communication In The Presence Of Noise**. Proceedings of the IEEE , vol.86, no.2, pp.447-457, Feb. 1998.

SHIN, Kihong; HAMMOND, Joseph Kenneth. **Fundamentals of Signal Processing**: for Sound and Vibration Enginners. London: Wiley, 2008.

SICKLE, Ted Van. **Programming Microcontrollers in C**. 2. ed. Burlington: Newnes, 2001.

SILVEIRA, Arthur Nunes. **Diminuição do tempo de transitório em ensaios de desempenho de compressores utilizando injeção de corrente contínua**. Dissertação (Mestrado) - Programa de Pós-Graduação em Metrologia Científica e Industrial, Centro Tecnológico, Universidade Federal de Santa Catarina, 2010.

SLOSS, Andrew N.; SYMES, Dominic; WRIGHT, Chris. **ARM System Developer's Guide**: Designing and Optimizing System Software. [s.l.]: Elsevier, 2004. 689 p.

STALLINGS, William. **Arquitetura e Organização de Computadores**. 8. ed. São Paulo: Prentice-hall Brasil, 2010.

STEINBACH, Kleber. **Identificação do instante de entrada em condições de regime permanente em ensaios de desempenho de compressores**. Dissertação (Mestrado) - Programa de Pós-Graduação em Metrologia Científica e Industrial, Centro Tecnológico, Universidade Federal de Santa Catarina, 2008.

STOECKER, W. F.; JABARDO, Jose Maria Saiz. **Refrigeração industrial**. 2. ed. São Paulo: Edgard Blücher Ltda, 2002.

TANENBAUM, Andrew S. **Sistemas Operacionais Modernos**. 3. ed. Rio de Janeiro: Pearson, 2010.

SMITH, Steven W.. **The Scientist and Engineer's Guide to Digital Signal Processing**. California: Seel Books, 1997.

TI. **ADS8509 – Analog-to-Digital Converter**. Disponível em: <<http://www.ti.com/product/ads8509>>. Acesso em: 01 dez. 2012.

TOSCANI, Laira Vieira; VELOSO, Paulo A. S.. **Complexidade de Algoritmos**. 3. ed. Porto Alegre: Bookman, 2012.

UNSER, Michael. **Sampling-50 years after Shannon**. Proceedings of the IEEE, vol.88, no.4, pp.569-587, April 2000.

UBUNTU. **Ubuntu**. Disponível em: <<http://www.ubuntu.com>>. Acesso em: 27 jan. 2013.

VAHID, Frank; GIVARGIS, Tony. **Embedded System Design: A Unified Hardware/Software Approach**. Riverside: Department Of Computer Science And Engineering – University Of California, 1999.

VASCONCELOS, Laércio. **Hardware na prática**. 3. ed. Rio de Janeiro: Laércio Vasconcelos Computação, 2009.

WAGNER, Flávio Rech et al. **Strategies for the integration of hardware and software IP components in embedded systems-on-chip**. Integration, The Vlsi Journal, [s.l.], p. 223-252. set. 2004.

WYLEN, Gordon J. Van; SONNTAG, Richard E. **Fundamentos da termodinâmica clássica**. 4. ed. São Paulo: E. Blucher, 1995.

WOLF, Wayne. **Computers as Components: Principles of Embedded Computing System Design**. San Francisco: Morgan Kaufmann Publishers, 2001.

WOLF, Wayne. **High-Performance Embedded Computing**. San Francisco: Morgan Kaufmann Publishers, 2007.

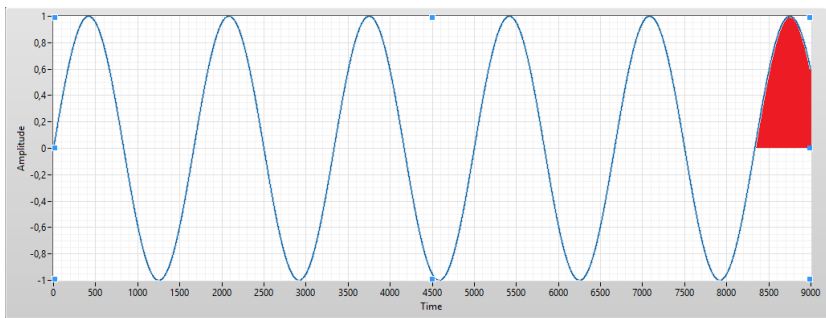
ZELENOVSKY, Ricardo; MENDONÇA, Alexandre. **Microcontroladores: Programação e Projeto com a Família 8051**. Rio de Janeiro: Mz Editora Ltda., 2005.

APÊNDICE A - JANELAMENTO HANNING

De acordo com Pacheco (2007), a média dos valores descritos por uma senoide resulta em boa estimativa do valor CC associado a ela, quando o intervalo do qual se calculou a média é um múltiplo inteiro do período dessa onda. A falta de garantia na aquisição de períodos inteiros implica fonte adicional de erros ao processo de cálculo da média e consequente erro no cálculo do valor CC sobreposto ao sinal CA.

A figura A.1 ilustra a aquisição de ciclos não inteiros de uma senoide com valor CC nulo.

Figura A.1 – Aquisição de ciclos não inteiros de uma senoide.



Fonte: Autor.

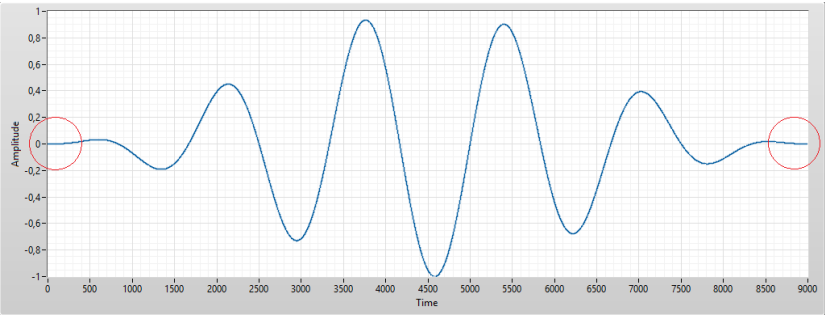
Para minimizar os efeitos dessa fonte de erro, foi aplicada janela Hanning (HARRIS, 1978; OPPENHEIM, 1984) aos sinais de tensão e corrente, antes de computar a média dos mesmos. O efeito do uso do janelamento, em uma senoide qualquer, pode ser observado na figura A.2.

As tabelas A.1 e A.2 mostram um exemplo, em termos numéricos, do efeito do janelamento no desvio padrão da leitura de um sinal CC associado a um sinal CA. Na primeira situação (tabela A.1), mantendo um sinal CC fixo e variando o sinal CA, observa-se que o desvio padrão das medidas cresce com o aumento da amplitude do sinal CA, devido ao erro mostrado na figura A.2.

Na tabela A.2, o aumento associado ao nível de tensão CC, quando o sinal é mantido constante, não causa um crescimento no

desvio padrão das medidas do sinal CC. A aplicação da janela, da mesmo modo que no caso anterior, reduz significativamente o desvio padrão das medidas, também cerca de duzentas vezes.

Figura A.2 – Efeito da aplicação de janela Hanning a sinal senoidal.



Fonte: Autor.

Tabela A.1 – Efeito do janelamento no desvio padrão de medidas de tensão de sinal CC com sinal CA associado.

Desvio padrão da medida de tensão CC (V) sem janela	Desvio padrão da medida de tensão CC (V) com janela	Sinal CA (V)	Sinal CC (V)
0,02588	0,00012	2,00000	1,00000
0,03875	0,00019	3,00000	1,00000
0,05154	0,00025	4,00000	1,00000
0,06449	0,00032	5,00000	1,00000

Fonte: Autor.

Tabela A.2 – Efeito do janelamento no desvio padrão de medidas de tensão de sinal CC com sinal CA associado.

Desvio padrão da medida de tensão CC (V) sem janela	Desvio padrão da medida de tensão CC (V) com janela	Sinal CA (V)	Sinal CC (V)
0,02581	0,00013	2,00000	0,00000
0,02574	0,00013	2,00000	1,00000
0,02588	0,00013	2,00000	2,00000
0,02575	0,00013	2,00000	3,00000

Fonte: Autor.